

# GENERATION OF TRIGGERS DOUBLY SYNCHRONIZED WITH TWO INDEPENDENT RADIO FREQUENCIES

T. Urano

National Laboratory for High Energy Physics

Y. Hosono and K. Hasegawa

Faculty of Engineering, University of Tokyo

## Abstract

A trigger circuit was developed for double synchronization with two independent radio frequencies using TAC and ADC. Trigger jitter less than 200ps was achieved. Results of testing the circuit for the KEK positron generator are described.

### 1. 2つの周波数に同期したトリガーの必要性

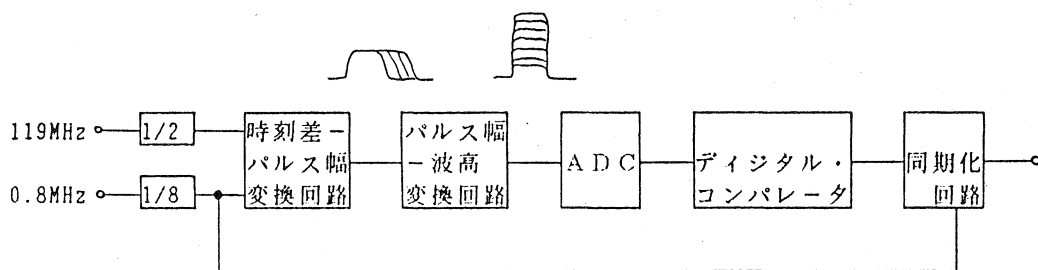
KEK陽電子発生装置では、トリスタン蓄積リング (Accumulation Ring, AR) 内で単バンチとなるような陽電子ビームを供給するが、このビームは、2つの周波数に同期している必要がある。第一は、ARの旋回周波数(509MHz (加速周波数) / 640 = 0.8MHz)で、陽電子ビームを繰り返して入射しても常にAR内の同じバケットに入る必要性から来ている。第二は、陽電子発生装置の Subharmonic Buncher (SHB) ドライブ用 119MHzで、陽電子発生装置の加速周波数 2856MHz の 1/24 にあたる。SHBはパルス当たりの電荷量をふやす目的で数ns幅のビームを 2ns以下にバンチさせるために使用する。ビームが 119MHzに同期し、いつも同じ位相に入らなければ、SHBできちんとバンチさせる事ができない。

0.8MHzと119MHzとは全く独立な信号である事から、この双方に二重に同期したトリガー信号が必要となる。こうしたアイデアについては、以前に発表してきた。<sup>1)</sup>

ここで述べる方式とは別に、509MHzを分周した周波数でSHBをドライブする方法も現在準備が進められている。

### 2. 回路構成

試作した回路のブロック図は第1図の通りである。



第1図 二重同期化回路のブロック図

二重同期をとるために、0.8MHzと119MHzをそれぞれ分周した上で、双方の立ち上がり時刻差を電圧信号に変換し、高速のADCでデジタル値に変換、デジタル・コンパレータを用いて必要な信号のみ選択する方式をとった。コンパレータ出力を再度0.8MHz/8と同期させて二重同期信号としている。

時刻差-パルス幅変換回路は、第2図のように高速ECL-ICで構成されている。出力パルスは0.8MHz/8の周波数で、その幅は18ns-35nsの間で変動する。

パルス幅-波高変換回路は、第3図の通りである。カレント・スイッチを用いてパルスを積分し、ストレッチャーで波高を維持している。ストレッチャー出力が十分立ち上がった時点でADCへのスタートパルスが出されADCの変換終了後にストレッチャー出力がリセットされる。17 nsのパルス幅変動に対し約10V振れるようになっている。

ADCは入力10V出力12ビット、変換時間2μsのものを用いている。回路全体の時間分解能は4ps/ビットである。出力12ビットのうち、上位8ビットを使用し、上限・下限ともに8ビットのスイッチ入力と比較して、その間に入った信号のみを選択している。

最終段の同期化回路は、ADCの変換時間のばらつきからくるジッターを除くためのもので、D型フリップ・フロップ(D-FF)のECL-ICを一個用いている。

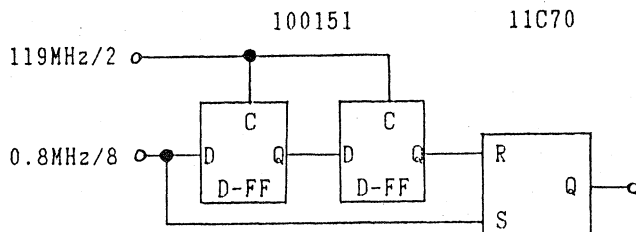
### 3. 二重同期化回路の性能

コンパレータのウィンドウ幅を32(≒130ps)に設定した時の二重同期出力信号と、0.8MHz及び119MHzとのジッターは、それぞれ100psと200psである。ウィンドウ幅と比べて前者が小さいのは、最終段で0.8MHz/8と同期をとって出力しているからであり、後者が大きいのは、回路素子のジッターが加算されているためと考えられる。

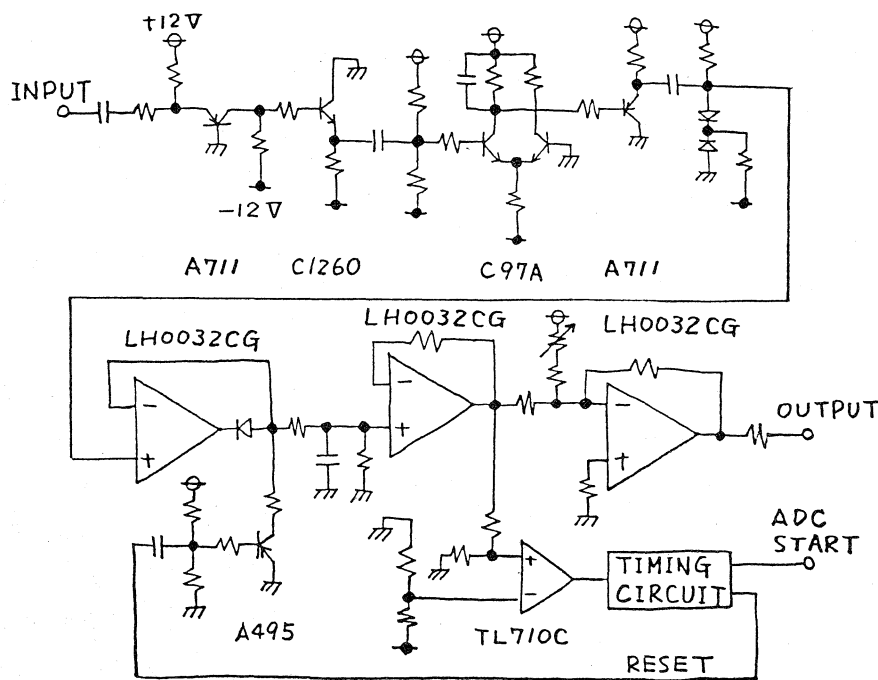
現在、ウィンドウ幅32でほぼ2msに一回の二重同期出力を得ている。ウィンドウ幅を広げていくと、二重同期出力の頻度は上がるが、等間隔で出てくる訳ではなく、バースト状に出てくる。これは、0.8MHzと119MHzの信号源が共に高い周波数安定度を持っており、両者の立ち上がり時刻差がゆっくり変化する事によっている。

### 4. 二重同期信号を用いた陽電子発生装置用トリガー発生回路

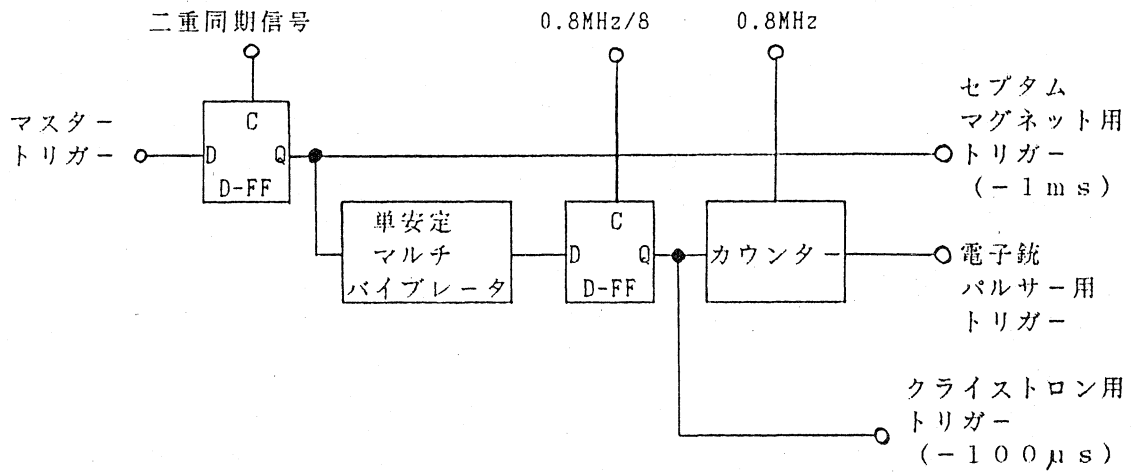
二重同期信号を用いた陽電子発生装置用のトリガー発生回路は第4図の通りである。



第2図 時刻差-パルス幅変換回路の回路図



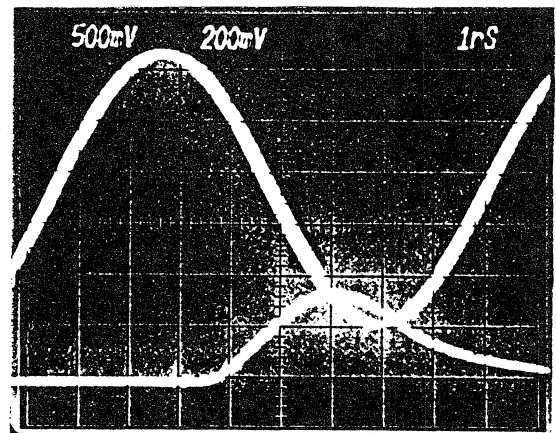
第3図 パルス幅-波高変換回路の回路図



第4図 二重同期信号を用いた陽電子発生装置用のトリガー回路ブロック図

ARのセプタム・マグネットのトリガーとして、ビームより約1ms前のトリガーを出す必要がある、マスタートリガーを二重同期信号と同期させて出力している。クライストロン用トリガーは、1ms前トリガーを単安定マルチ・バイブレータで1ms近く遅らせた後、再度0.8MHz/8と同期させて出力している。電子銃パルサー用トリガーは更に、0.8MHzをカウンターで数えて100 $\mu$ sの遅延時間を作って出力し、光ファイバー<sup>2)</sup>を用いて伝送している。このトリガー発生回路は従来用いていたもの<sup>3)</sup>に二重同期用D-FFと単安定マルチ・バイブレータを付加したものである。

このトリガー発生回路を用いて電子銃から取り出した電子ビームと119MHzとのジッターは、第5図に示すように約300psであり、SHBを用いてのパルス幅圧縮にも成功した。



第5図 ビームモニター出力(下)をトリガーとして119MHz(上)を見たもの。119MHzの輝線の幅がジッターを示している。

#### 参考文献

- 1) T.Urano, K.Nakahara, J.Tanaka, K.Hasegawa and Y.Hosono: Proc. 6th Meeting on Linear Accelerator in Japan, Sapporo(1981) 167 [in Japanese].
- 2) 黒沢、細野： 第9回リニアック研究会報文集(1984) 33
- 3) T.Urano and K.Nakahara: Proc. 5th Symp. on Accelerator Science and Technology, Tsukuba (1984) 355.