

DATA ACQUISITION SYSTEM FOR 5045 KLYSTRON

Takashi NAITO, Junji URAKAWA, Hiroshi MATUMOTO, and Yoshikazu YAMAOKA*
 National Laboratory for High Energy Physics
 *Tukuba University

Abstract

A module of analogue pulse level converter and buffer was developed for data acquisition system of 5045 klystron. Using noise protection technique, we achieved precise data acquisition in high noise environment.

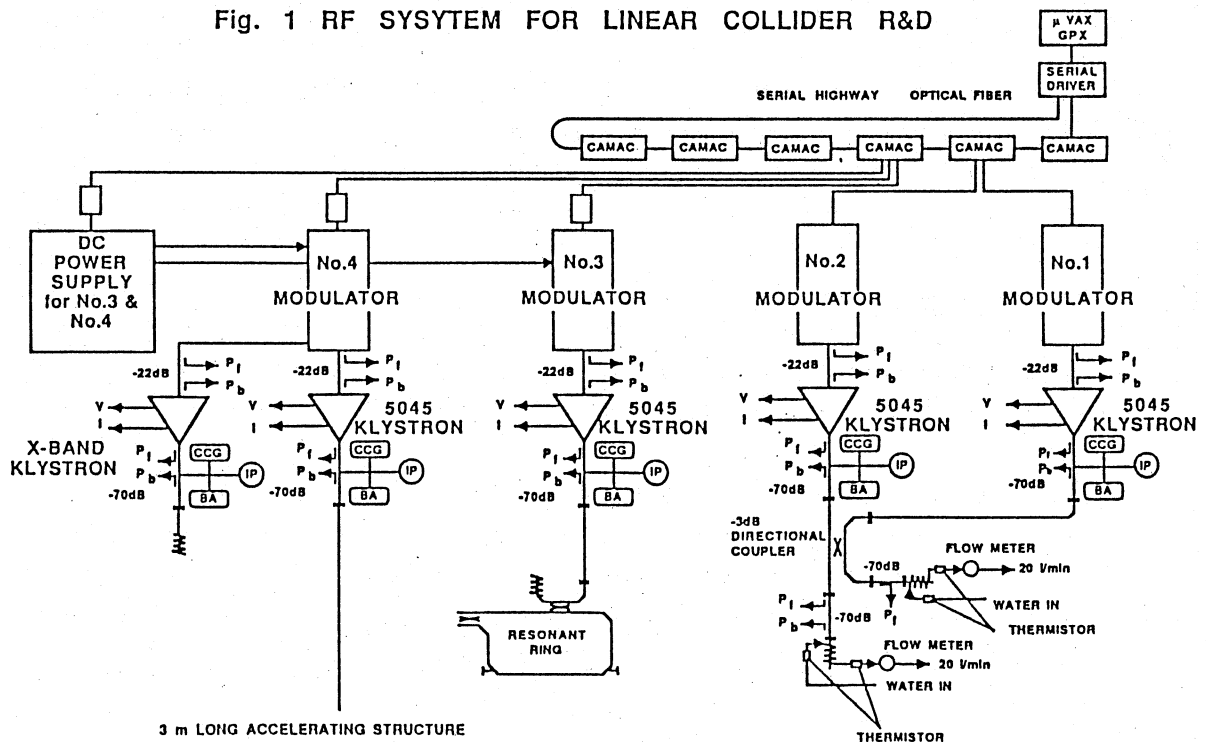
1. はじめに

高エネルギー物理学研究所では、Japanese Linear Collider (JLC) の R&D のために、Test accelerator facility (TAF) の建設が進められている。TAF の開発項目として、ハイパワー・デバイスの計算機制御があげられるが、我々は SLAC 製 5045 クライストロンを計算機制御するために、クライストロンの V_k , I_b , $RF\ power$ のデータを計算機に取り込むためのシステムを製作した。本稿では、このシステムの構成と特性について述べる。

2. システム構成

図 1 に RF システムの全体構成を示す。計算機には、VAX を使用している。VAX は、オプティカル・ファイバーを用いたシリアル・ハイウエーを通して CAMAC と接続されている。CAMAC モジュールからモジュレーターの、各電源の ON/OFF、電圧の設定を行なっている。

Fig. 1 RF SYSTEM FOR LINEAR COLLIDER R&D



a) 測定システム

図2に、測定システムの構成を示す。 V_k , I_b , $R F_{power}$ の各信号は、アナログ・パルス用レベル変換バッファでADC (LeCroy 2249A)に入力可能な振幅、極性 (0 ~ -5 V) にしている。

ADCは、Gate の Timing によって波形の任意の点から測定が出来る。また Pulse 幅を変えることによって積分時間をかえることが出来、後述するようにノイズ等の影響に対応出来るようにした。

CSYは、ADCの動作に同期したクリア信号を与え、CAMAC command との衝突を避けている。

TD-2は、Timing 信号の Delay module であり、約10 ns の精度で Gate 信号を制御することが出来る。

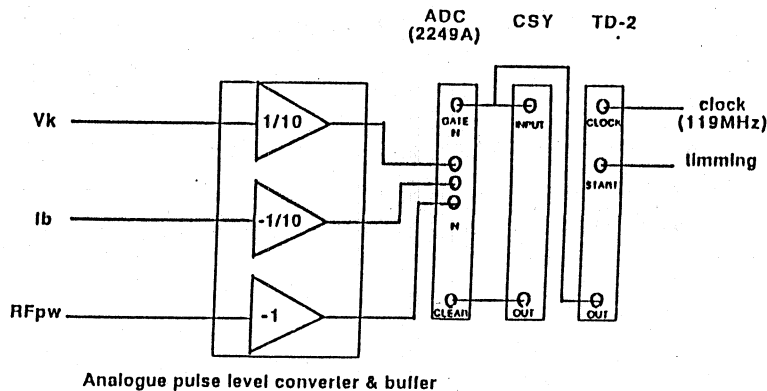


FIG.2 DATA ACQUISITION SCHIME

b) アナログ・パルス用レベル変換バッファ

各入出力のスペックを、表1に示す。これらの信号をADCに入力するために、アナログ・パルス用レベル変換バッファ(以下 バッファ)を製作した。その構成を図3に示す。出力は、ADCの他に、インターロック、モニター、予備用に4出力を用意した。この回路に要求されるのは、高速性とノイズ耐性である。この両者は、相反する特性であるため完全な特性を得ることは難しい。特にノイズに対しては、モジュレーターが大きなノイズ源であるため、一番の問題となった。

表 1

| Input | V_k | I_b | $R F_{power}$ |
|-------------------|--------------|--------------|-------------------------|
| Device | C divider | CT | Peak power meter(video) |
| Input Range | 0 ~ -50 v | 0 ~ 45 v | 0 ~ 5 v |
| Input Impeadance | 1 M Ω | 1 M Ω | 50 Ω |
| OUTPUT RANGE | 0 ~ -5 v | 0 ~ -4.5 v | 0 ~ -5 v |
| Output Impeadance | 50 Ω | 50 Ω | 50 Ω |
| GAIN | 1/10 | -1/10 | -1 |

3. 試験結果

図4に今回製作したバッファの入出力特性を示す。 V_k , I_b の信号はほぼ忠実に出力されている(図4. a、図4. b)のに対して、 RF_{power} はノイズの影響を受けている(図4. c)。これは、Peak Power Meter (HP 89000)からの信号レベルが小さいことと、 V_k , I_b のGainが1/10倍であるのに対し RF_{power} はGainが1倍であるためと思われる。ノイズ対策として、フィルタの増強、アースの増強等を行なった結果ある程度(図4. d)おさえることが出来た。

このバッファを用いて計算機に取り込んだ結果を図5に示す。 V_k , I_b は、ほぼリニアな特性を示しているが、 RF_{power} はノイズの影響でゼロ点附近でリニアリティが悪くなっている。

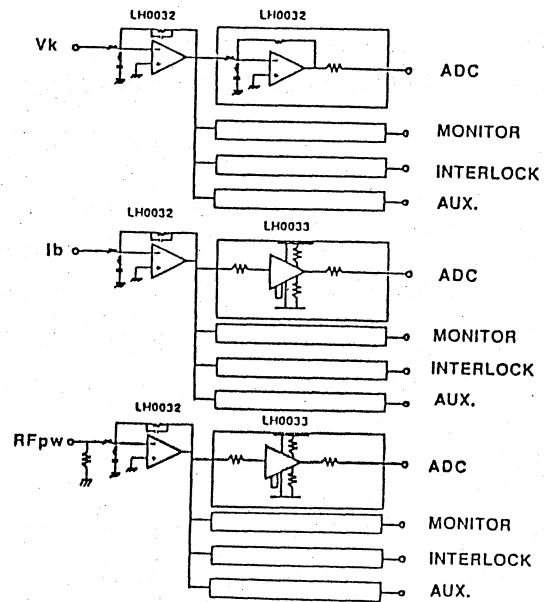


Fig. 3 Analogue pulse level shift and buffer circuit

参考文献

- 1) Lecroy 2249A 12 channel ADC data sheet
- 2) 竹田 誠之 Test Accelerator Facility(TAF) for Linear Collider

'88 ライナック研究会

入出力特性

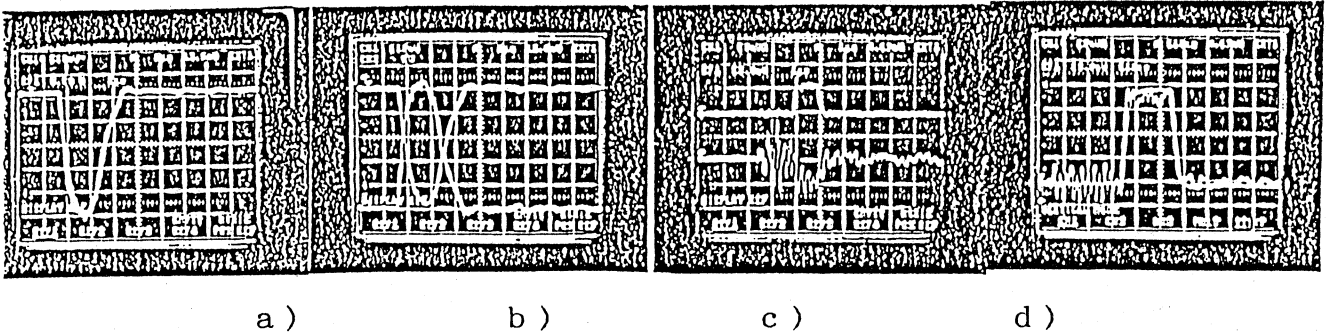


図 4

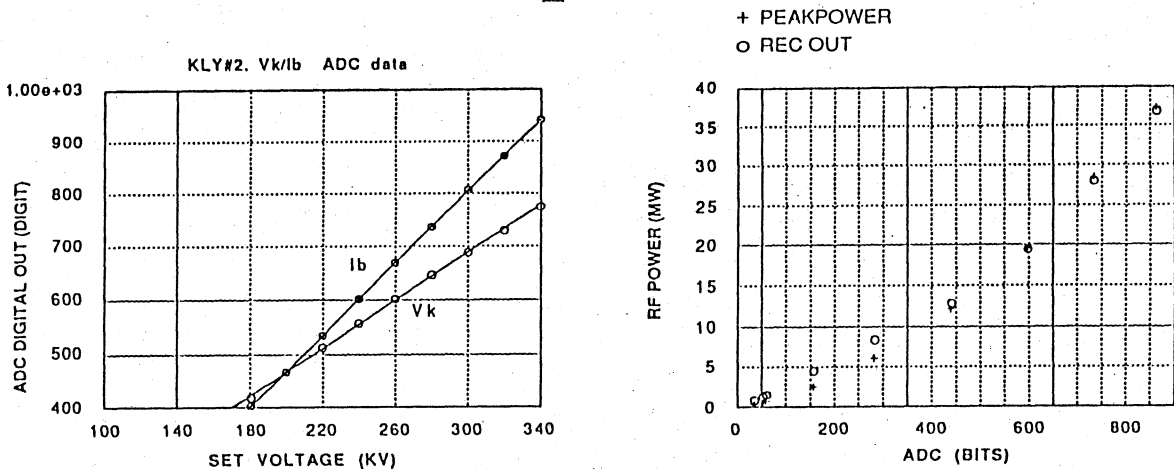


図 5