

Design Study of Short Pulser for Electron Gun

Kiyoshi Takami

Research Reactor Institute, Kyoto University

Abstract

Following studies of short pulser for electron gun are reported

- 1) Simulation of the pulse responses with impedance estimated by the size of EIMAC Y-796 gun assembly.
- 2) Production of about 1ns FWHM and 280V pulse at 50 ohm load with avalanche transistors, NEC 2SC3733 (six series)
- 3) Not only manufacturing a circuit which simulates an electron gun by using a planar triode, achievement of 1.1ns FWHM and 8.8A pulse at 50 ohm load

電子銃短パルサの試作

1. はじめに

電子ライナックでのシングルバンチや放射光リングでの単バンチ運転等で短パルスが要求されている。短パルス(150~250V, ~1ns)の発生を目標として各種検討や試作を行った。

内部構造がはっきりしている EIMAC Y-796を使い、その形状からインピーダンスを求め、簡単な等価回路から電子銃の応答速度の予測を試みた。

高速のアバランシェ・トランジスタ (以下、Tr) NEC 2SC3733を使い、短いパルス巾を発生するための回路やTrの選別方法を検討した。パルサのテスト用に板極管を使った電子銃の模擬回路を製作した。これらについて報告する。

2. Y-796 の形状から見たインピーダンス評価と

等価回路によるパルス応答

EIMAC Y-796の内部はKoontzの論文⁽¹⁾に示されている。これを簡略化したものを図1に示す。

先の論文のFig.5 から寸法を求め、各部のストレーキャパシタンスやストレーインダクタンスを計算した。C₁~C₃の合計は32.6pFになる。これは上田の実測値27pF⁽²⁾よりも5.6pF大きい。この原因を電極間隔の狭いC₂の誤差と考え、シミュレーションでは、C₂=13.1pFとすることで実測値に合わせた。パルサとの接続部にあるC₁と並列に1.2pFのストレーキャパシタンスを挿入し、簡単化のために負荷であるカソード電流は線形化(抵抗12.5Ω)している。

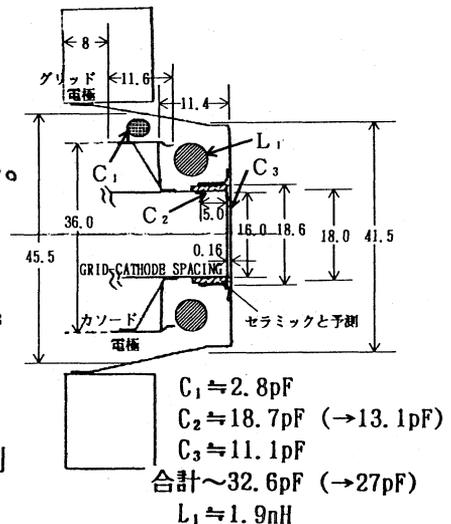


図1. Y-796 の簡易断面図

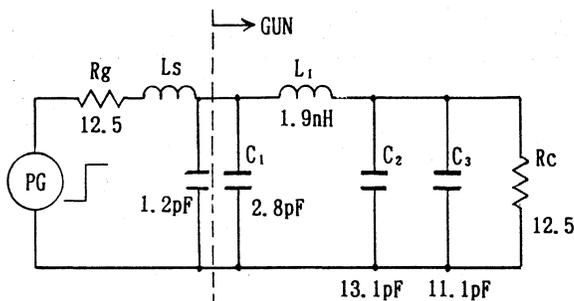


図 2. Y-796 の簡易等価回路

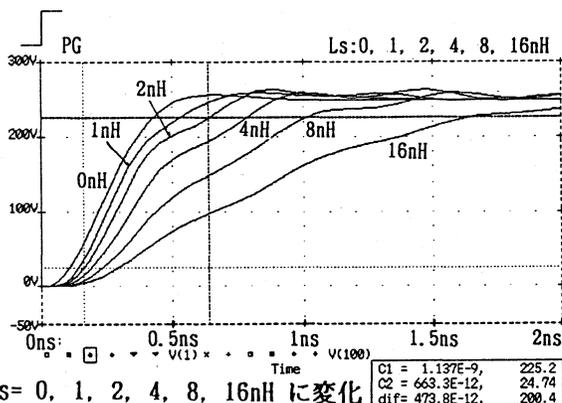


図 3. シミュレーション波形

シミュレーションに使った等価回路を図 2 に示す。

パルサの立上がり時間を 0 にし、パルサー電子銃間のストレーインダクタンス L_s を 0, 1, 2, 4, 8, 16 nH と変化させた時のパルス応答波形の変化をシミュレーションしたものを図 3 に示す。 L_s が 2 nH で、立上がり時間は ~ 0.5 ns となる。実際の電子銃では飽和特性のために、電子ビームの見掛け上の立上がりは良いかも知れないが、パルサ側から見た Y-796 の応答速度はこの辺に限界があると予測している。

3. アバランシェ Tr の選別

高耐圧のアバランシェ Tr ほど出力パルスの立上がりは遅い傾向にあり、2N5551 等よりも低圧で高速のトランジスタを多段化した方が短いパルスを発生できる。今回、新しい Tr も含め比較したところ、2SC3733 が最も高速 ($t_r = 0.4 \sim 0.5$ ns) であった。

2SC3733 では、アバランシェ Tr 動作をさせるために流す無信号時のコレクター電流 (以下、バイアス電流) が $3 \sim 100 \mu A$ と小さく、動作可能なバイアス電流も大きくばらついている。このために 2SC3733 の多段化には、どうしても選別が必要である。

Tr 一本ずつパルスを発生させながら、バイアス電流とパルス波形を観測することで選別できるが、時間が掛かる。そこで、Tr がブレイクダウンするまでの $V_c - I_c$ 直流特性から選別する方法を試みた。測定には KEITHLEY 社製 236 型ソース/メジャーユニット (+50V 定電圧電源) を使った。ブレイクダウンに至る電流や dv/di 特性から選別した。この選別でも一応多段化は可能である。しかし、この手法の妥当性評価は今後の課題である。また、測定方法や注目すべき特性が何かなど不明な点が多い。アバランシェ Tr にとって選別方法の確立は重要な課題である。

4. アバランシェ・パルサの回路と試作⁽³⁾⁽⁴⁾

負パルスの発生には、負の高電圧電源を使う回路⁽⁵⁾とした。試作した回路を図 4 に示し、得られた波形を図 5 に示す。

図 5(a) は、トリガ入力を回路図 (図 4) の (a) に加えた時の波形で、立上がり時間は ~ 0.4 ns と高速であるが、立下がり時間は ~ 4 ns と遅く、最短パルス巾は ~ 1.5 ns である。

図 5(b) は、トリガ入力を回路図の (b) に加えた時の波形で、立上がり時間は ~ 1.3 ns と遅いが、ペディスタルを除いた立下がり時間は立上が

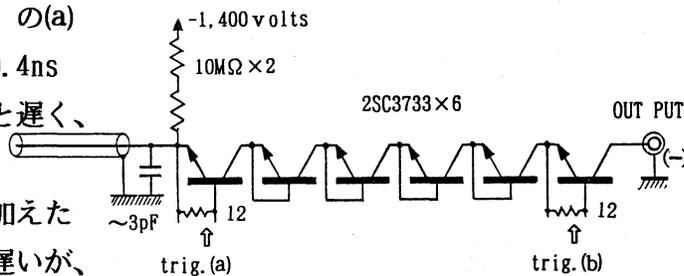
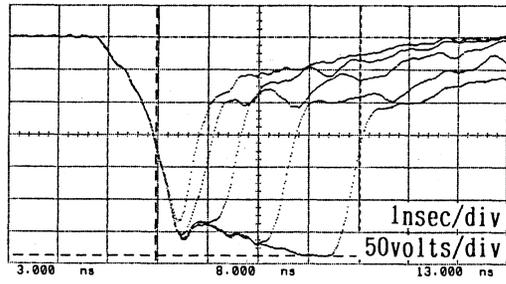
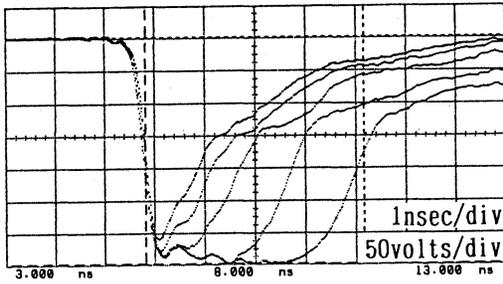


図 4. 試作回路



Ch. 1 = 500.0 mvolts/div
Timebase = 1.00 ns/div

Offset = -1.500 volts
Delay = 8.000 ns

Ch. 1 = 500.0 mvolts/div
Timebase = 1.00 ns/div

Offset = -1.500 volts
Delay = 8.000 ns

トリガ入力(a)の波形

トリガ入力(b)の波形

充電ケーブルが①ない②5cm③10cm④20cm⑤33cmに替えた時の波形をオーバーラップ

charging cable of
1.6, 5, 10, 20,
33 cm in length

図 5. 試作パルサの出力波形

り時間より短くなり、最短のパルス巾 ~ 1 nsで ~ 280 Vのパルスが得られている。

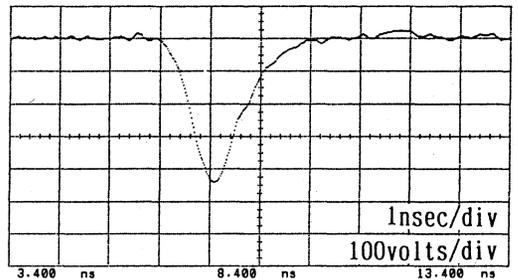
Y-796 の入力インピーダンスは $12\sim 25\Omega$ で、このためにパルサの並列化が必要になる。しかし、アバランシェTrを共用した並列化では、アバランシェTrの di/dt 制限から立ち上がりが劣化するるので、完全な並列化が望ましい。完全並列化で問題になる出力パルスの時間的ばらつきは、出力ケーブルの長さ調整でタイミング合わせが可能である。(図 6参照)

5. 電子銃模擬回路

実際の電子銃を使ったテストは大がかりになる。手軽に電子銃を模擬できる負荷があれば、パルサと電子銃の接続方法の検討もでき、便利である。

電子銃のグリッドとカソードの構造が、基本的に板極管(planar triode)と同じであることから、板極管 EIMAC 8847Aを使った電子銃の模擬回路を製作した。

試作回路(図 4でトリガ入力(b))のパルサ2台を並列で、最短パルス巾のパルスを入力して得られた波形を図 6に示す。パルス巾 ~ 1.1 nsで ~ 8.8 A(440V at 50 Ω)が得られている。



Ch. 1 = 1.000 volts/div
Timebase = 1.00 ns/div

Offset = -3.000 volts
Delay = 8.400 ns

図 6. 電子銃模擬回路の出力波形

6. 謝辞

高エネルギー物理学研究所の小林仁氏、(株)ユニコンシステムの末峰昌二氏、東京大学(工)原子力工学研究施設の上田徹、及び小林利明の両氏その他、多くの方々から助言を戴きました。

測定器KEITHLEY 236型ソース/メジャーユニットは、東陽テクニカ(大阪支店の浅野氏)のご厚意で借用、測定できました。ここに深く感謝致します。

参考文献

- (1)R.F.Koontz et. :IEEE Trans. Nucl. Sci., NS-28, 2213 (1983)
- (2)上田徹、他、:ライナック研究会、P72、(1986)
- (3)細野米市:東京大学工学部 NEUT Research Report 87-02
- (4)大阪大学産業科学研究所附属放射線実験所研究会(XIV)1987.2
- (5)末峰昌二:私信