

ILC 用半導体マルクス電源

SOLID-STATE MARX GENERATOR FOR INTERNATIONAL LINEAR COLLIDER

小笹 有輝^{*A)}, 佐藤 祥^{A)}, 須貝 太一^{A)}, 江 偉華^{A)}, 徳地 明^{A),B)}, 天神 薫^{B)}, 明本 光生^{C)}, 中島 啓光^{C)}

Yuki Kozasa^{*A)}, Sho Sato^{A)}, Taichi Sugai^{A)}, Weihua Jiang^{A)}, Akira Tokuchi^{A),B)}, Kaoru Tenjin^{B)}

Mitsuo Akemoto^{C)}, Hiromitsu Nakajima^{C)}

^{A)} Nagaoka University of Technology, ^{B)} Pulsed Power Japan Laboratory Ltd.

^{C)} High Energy Accelerator Research Organization (KEK)

Abstract

A high power, long pulse modulator aimed at application to international linear collider (ILC) is being developed. The target parameters are: 120 kV ($\pm 0.5\%$), 140 A, 1.65 ms (Flat top), and 5 pps, with consideration on compactness, reliability, and cost control. A solid state, chopper controlled pulsed power generator using Marx-topology has been proposed. This paper shows the experimental results of prototype.

1. はじめに

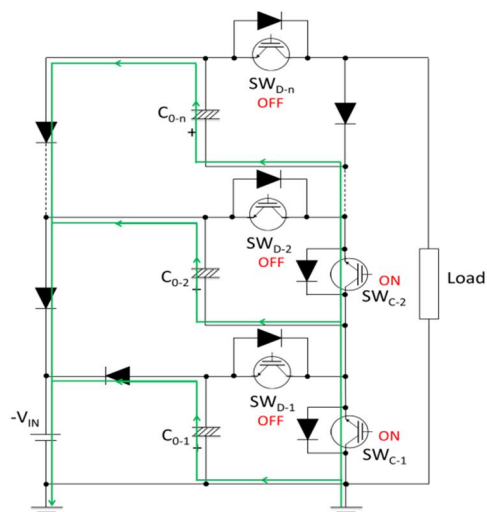
現在、高エネルギー下での素粒子実験のために世界中の研究者によって ILC(International Linear Collider) 計画が推進されている。ILC 計画は全長約 30km の直線状の加速器によって電子と陽電子をそれぞれ 250GeV まで加速し、合わせて 500GeV のエネルギーで衝突実験を行う計画である。ILC 計画の直線加速器は 10MW マルチビームクライストロンでマイクロ波を発生させて荷電粒子を加速する。このマルチビームクライストロンは約 30km の主加速器の中に約 380 本使用され、それらを駆動するパルス電源も約 380 台使用される^[1]。そのためパルス電源には小型化、低コスト化、高信頼性などが要求される。また、出力パルスは電圧-120kV($\pm 0.5\%$)、電流 140A、フラットトップ 1.65ms、繰り返し率 5pps と一般的なパルス電源と比較して長パルスで高い精度が求められる。パルストランスで昇圧する方式を採る電源の場合、大型のコアを用いる必要があるためサイズ・コストともに大きくなってしまふ。そのためパルストランスを用いないマルクス電源が有用であると考えられ、現在、SLAC や DTI 社などがマルクス発生器を用いたクライストロンモジュレータの開発を推進している^{[2][3]}。

本論文では半導体デバイスを用いたマルクス電源とチョッパ回路を組み合わせ、PWM 制御と位相制御を行う新しい方式のロングパルスパワー電源を提案し、試作基板を用いた PWM 制御と位相制御によるドループ補償とリップル低減の試験結果、回路シミュレーションによる考察について報告する。

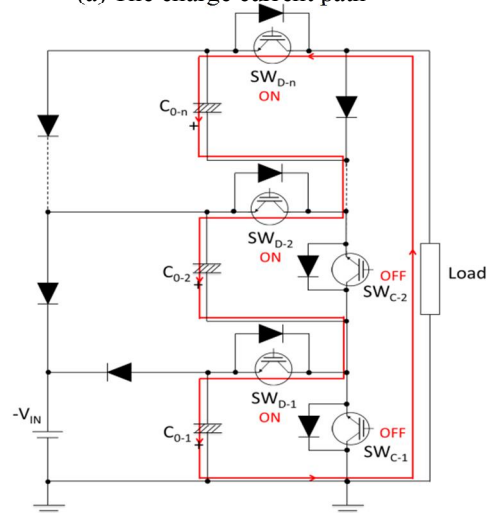
2. 回路構成

2.1 半導体マルクス電源

図 1 に一般的なマルクス電源の回路図と動作を示す。一般的な半導体デバイスによるマルクス電源は図 1 のように、充電用(SW_C)と放電用(SW_D)の半導体ス



(a) The charge current path



(b) The discharge current path

Figure 1: Schematic of Marx generator.

スイッチ、ダイオード、エネルギー蓄積用のコンデンサ (C_0) から構成される。充電時は(a)の経路でそれぞれの段のコンデンサが入力電圧 $-V_{IN}$ に達するまで並列充電され、放電時は(b)の経路で負荷に対して $-V_{IN}$ の段数が直列放電され出力が得られる。 C_0 は放電によって時々刻々と電荷を失うため、放電時間が長くなるにつれて出力電圧は指数関数的に減少する。そのため $-120kV(\pm 0.5\%)$ という小さい電圧変動率を達成するには、 C_0 を大容量化する必要があるが、電源が大型化するという欠点がある。そのため、減少する電圧に対して PWM 制御を用いて補償し、小型でありながら高い精度の出力電圧を実現する電源を提案する。

2.2 降圧チョップ回路

降圧チョップ回路の回路図と動作を図 2 に示す。降圧チョップ回路は DC/DC コンバータ等に用いられ、半導体スイッチの ON-OFF によってパルス幅変調 (PWM) を行い、出力電圧を制御する方法である。スイッチが ON の時は直流電源-リアクトル-コンデンサの経路で電流が流れ、スイッチが OFF のときはリアクトルに蓄えられた磁気エネルギーによってリアクトル-コンデンサ-ダイオードの経路で電流が流れる。降圧チョップ回路を前述のマルクス電源のそれぞれの段に組み込む。その際に電圧の減少に合わせてチョッピングの ON 時間を徐々に長くする。これにより C_0 の放電による電圧減少が補償される。

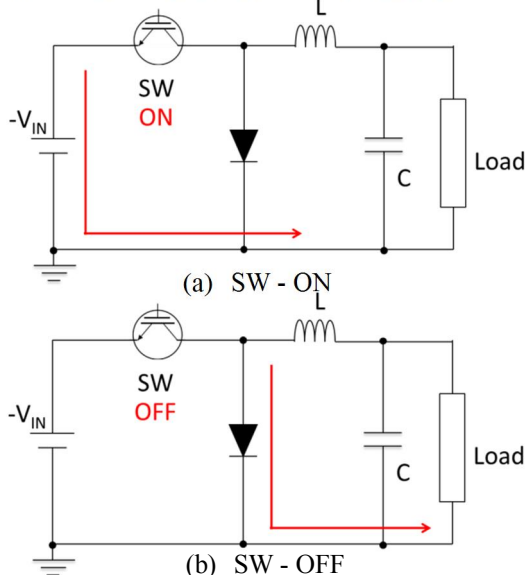


Figure 2: Schematic of Step-down chopper circuit.

2.3 チョップ型マルクス電源

本論文で提案するチョップ型マルクス電源の回路図を図 3 に示す。充電時は図 1 と同様の経路で電解コンデンサに電荷を蓄積し、放電時は SW_D を ON-OFF し PWM 制御することによって定電圧を維持する。しかし、チョッピングをすると ON-OFF の際にリップルと呼ばれる電圧の小さな揺らぎが発生する。つまり、PWM 制御を行うことで C_0 の放電による電圧減少は補償できるが、引き換えにリップルが発生することで電圧が変動してしまう。例えば一般的な降圧チョップ型 DC/DC コンバータでは図 2 中の L のインダクタンス

や C の容量を大きくすることによってカットオフ周波数を下げ、リップルを小さくするが、立ち上がり・立ち下がりが遅くなる。さらにそれに伴って素子のサイズも大きくなってしまい、電源が大型になってしまう。そこでマルクス電源のそれぞれの段において SW_D のゲート信号に (チョッピング周期) / (段数) 分の位相差を持たせて足し合わせる。それにより L と C が小さくても、重畳した合計の出力電圧のリップルを低減することが可能である (図 4)。従ってマルクス電源の段数を増やすほどリップルは小さくなり、高い精度が実現可能となる。本研究では 80 段のセルを想定している。PWM 制御を行い、電圧減少を補償する際の ON 時間を長くしていく割合を制御する方法として現在 2 つの方式を検討している。1 つ目は FPGA を用いた A/D 変換によるリアルタイムのデジタルフィードバック方式である。後述のシミュレーションはこのフィードバック方式を用いて段数の増加によるリップルの低減を検討している。現在、フィードバック用制御基板を製作中である。2 つ目は FPGA のプログラミングにより、予め ON 時間を調整・決定し、制御するフィードフォワード方式である。本論文では図 3 のマルクス電源の試作基板において、フィードフォワード制御を用いた結果を報告する。

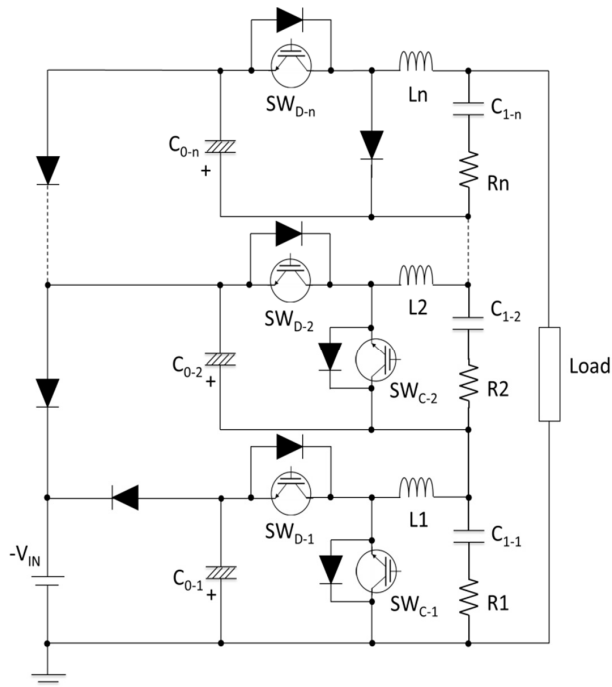


Figure 3: Schematic of constant voltage controlled Marx generator circuit.

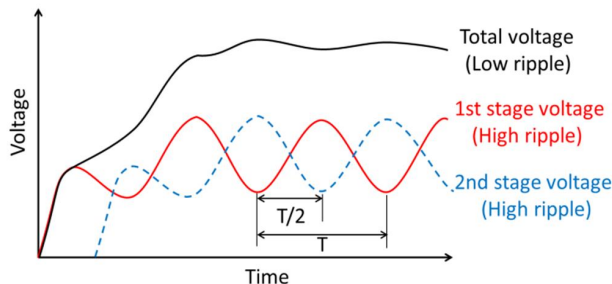


Figure 4: Ripple reduction method.

3. 試作基板による試験結果

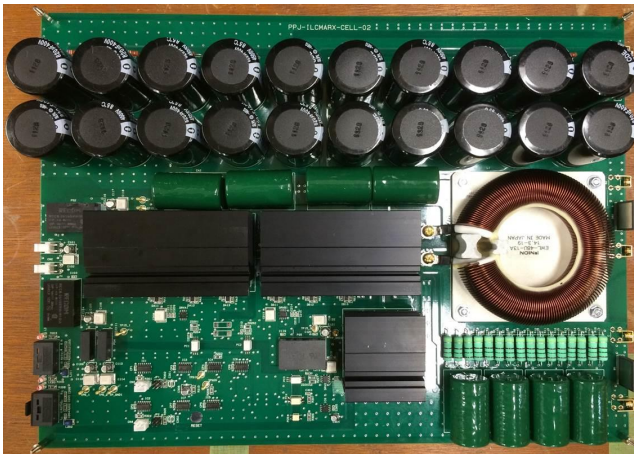


Figure 5: Appearance of the prototype board.

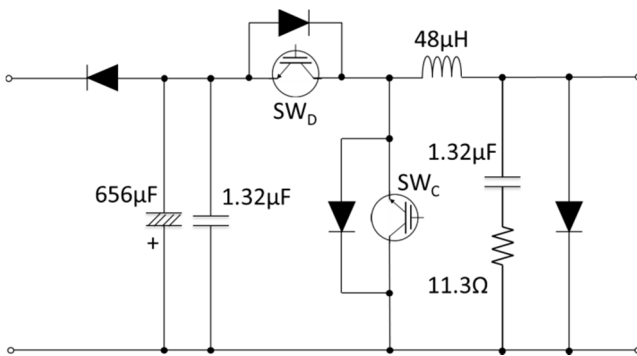
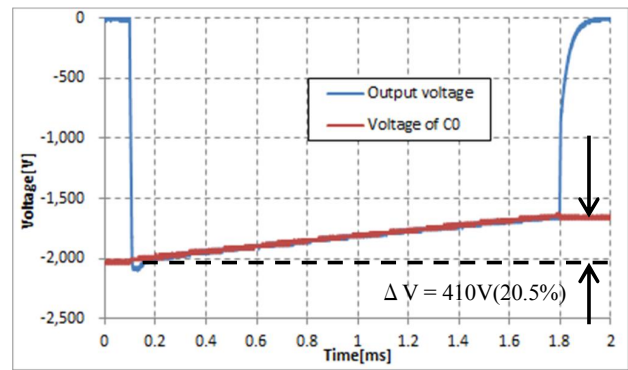


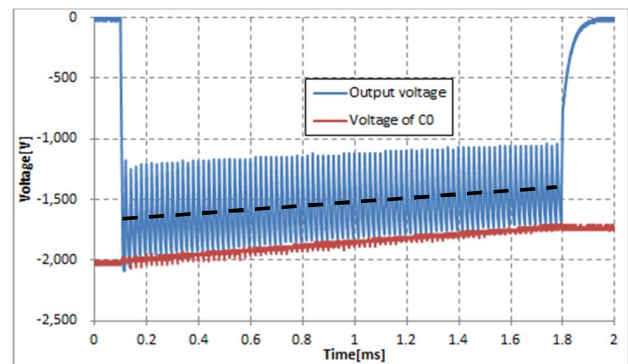
Figure 6: Schematic of the prototype board (a single cell).

3.1 試作基板単独試験

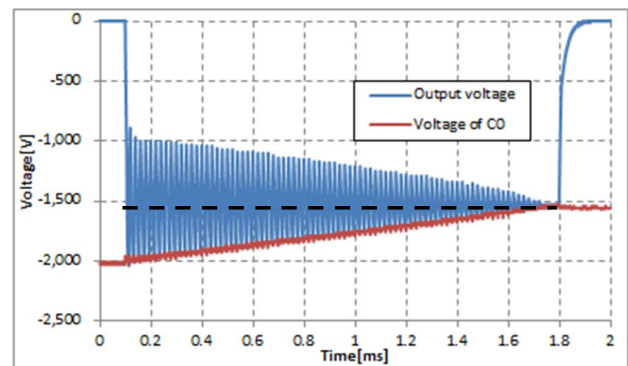
図 5, 図 6 に試作したチョップ型マルクス電源のセルの写真と回路図を示す。1 段あたりにそれぞれ-2kV 充電し、降圧チョップ回路により-1.6kV のパルス電圧を出力し、80 段重畳することで-120kV を達成する設計である。ILC の仕様の電流値が 140A であるため、負荷抵抗は 1 段あたり 11.4Ω となる。また、マルクス電源はセルを複数段直列に接続するため、各段の電圧が相互に干渉し合い、電流が往復し振動する可能性がある。それを防ぐために負荷抵抗と並列にダイオードと、フィルタのコンデンサに直列に抵抗を接続してある。初めに基板単独での試験として制御無しでの試験、duty 比 80% 一定でチョップ制御を行った場合の試験、ドループを補償するように PWM 制御をかけた場合の試験を行った。図 7 の (a), (b), (c) にそれぞれの結果を示す。(a) の結果は放電用スイッチ SW_D に duty 比 100% のゲート信号を入力し 1.7ms の間、常に ON の状態である制御無しの状態の試験結果である。これは、図 6 に示した素子の値で回路を設計した場合、制御無しだと 20.5% のドループが発生し、 C_0 の電圧が減少し、出力電圧も共に減少することを示している。そこで SW_D にチョッピング周波数 50kHz でチョップ制御を行った結果が (b) と (c) である。とりわけ (c) では、(d) に示すような予め FPGA にて計算・決定された、 $1.7\text{ms} / 20\mu\text{s} = 85$ 個のパルスから成る、ドループ



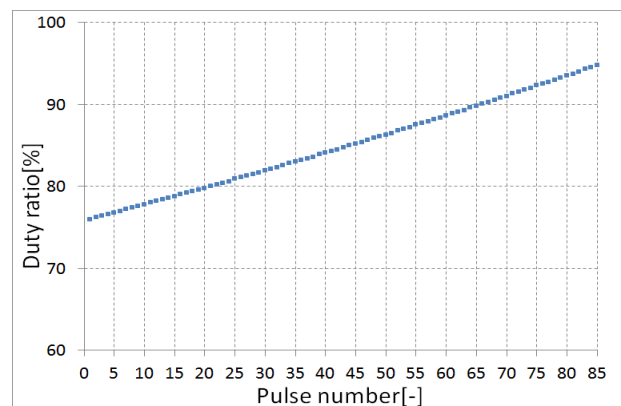
(a) Results without the chopper control



(b) Results in the case of 80% Duty ratio



(c) Results of the droop compensation



(d) Pulse width when compensating for droop

Figure 7: Results of single prototype board.

を補償するような duty 比の PWM 信号を SW_D に入力している。 C_0 の電圧は放電と共に減少しているが、出力電圧の平均値は一定を保持しており、ドループが補償されていると言える。フィルタの L と C を小さくしているのでリップルが最大で 51.7%と大きく揺らいでいるが、次項で示すような複数段接続した際に位相制御でリップルを低減する。

3.2 試作基板 2 段接続試験

試作基板単独では 20.5%のドループを補償するために PWM 制御を行ったところ最大で 51.7%のリップルが発生した。そこでマルクス電源の特徴である、複数段の回路を重畳し、各セルに位相差を与える位相制御を行った場合、図 4 で示したようなリップルの低減が期待できる。2 段の重畳の場合はチョッピング周期 $20\mu s / 2 = 10\mu s$ の位相差を 1 段目と 2 段目の SW_D のゲート信号に与えることでリップルが最もキャンセルされ低減される。この場合も図 7, (d)のゲート信号を用いた。

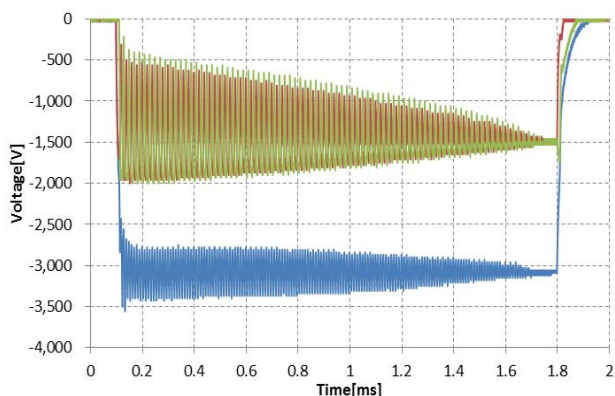


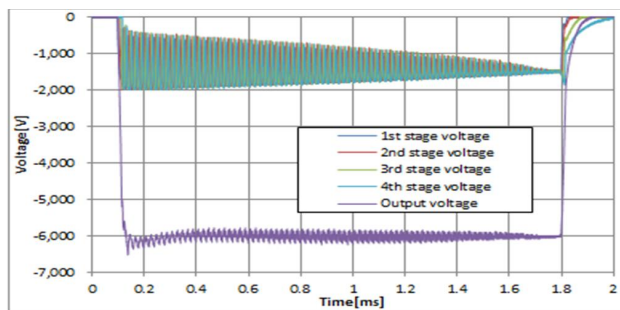
Figure 8: The results of the prototype board two-stage connection.

図 8 に試作基板を 2 段重畳したときの出力波形を示す。図 8 の結果から出力電圧は-3.1kV, リップルは最大で 26.6%に低減しているという結果が得られた。

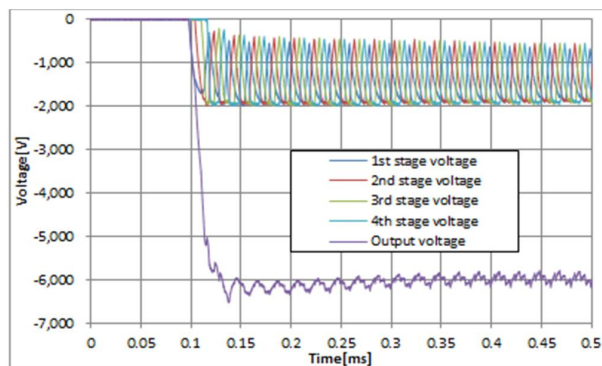
3.3 試作基板 4 段接続試験

試作基板を 2 段重畳することでリップルは 26.6%まで低減された。本研究では 4 段のマルクス発生器からなる電源を 1 ユニットの電源としてパッケージ化し、20 ユニットの電源で使用使用する構想である。4 段の重畳の場合の各セル毎の位相差はチョッピング周期 $20\mu s / 4 = 5\mu s$ である。図 9 に試作基板を 4 段重畳したときの出力波形を示す。4 段の場合も図 7, (d)のゲート信号を用いてドループを補償している。

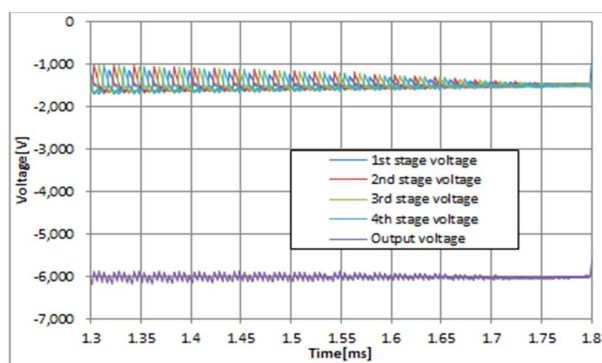
図 9 の結果から試作基板を 4 段重畳することで出力電圧は-6.0kV, リップルは最大で 6.1%まで低減することが確認できた。このようにマルクス発生器に PWM 制御と位相制御を組み合わせることで C_0 , フィルタの L と C の値を小さくしても、ドループを補償し、リップルも抑えることが可能である。さらにフィルタの L と C の値が小さいため立ち上がり時間が $18\mu s$ と高速である。ILC に使用されるマルチビームクライストロンが要求する立ち上がり時間は $100\mu s$ より速くというも



(a) Voltage waveform of each stage and output



(b) Enlarged view of (a) (0 ~ 0.5 [ms])



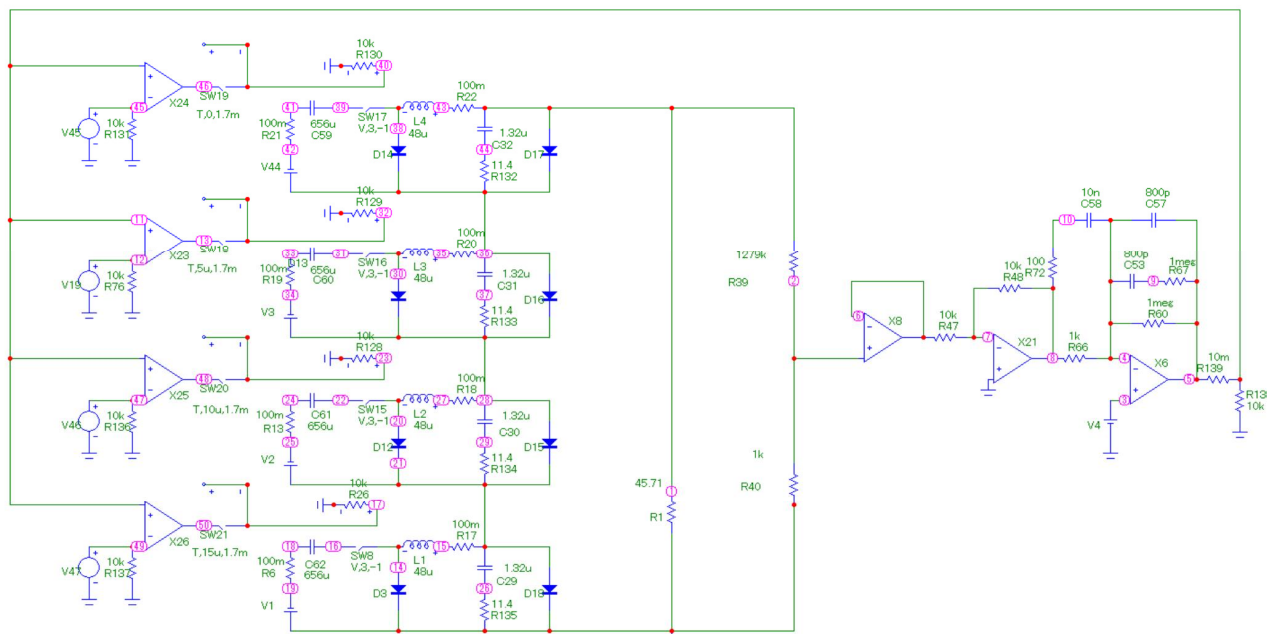
(c) Enlarged view of (a) (1.3 ~ 1.8 [ms])

Figure 9: The results of the prototype board four-stage connection.

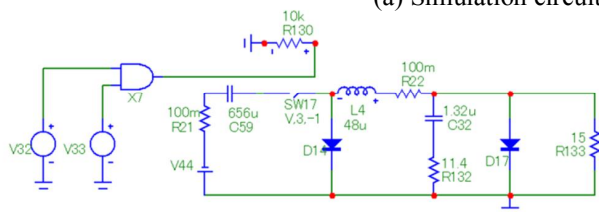
のであるが、十分に達成できている。また、本論文で提案した回路はバウンサー回路などの付加回路が必要なく、シンプルな構造であり無駄が少ない。そのため素子の利用率が高く、安価である。また、繰り返し率については仕様である 5pps での動作を確認している。

今後はユニット数を増やし、2 ユニット(8 段)や 3 ユニット(12 段)での動作の確認を行っていく。制御については、現段階では図 7, (d) で示したような FPGA で予め計算した固定のパルス幅でフィードフォワード制御を行い、補償している。将来的には安価な充電用直流電源を使用した際の充電電圧のばらつきや変動、負荷の変動に伴う出力電圧の変動に対応するために A/D 変換器を使用したリアルタイムのデジタルフィードバック制御を行う制御基板を作製中である。

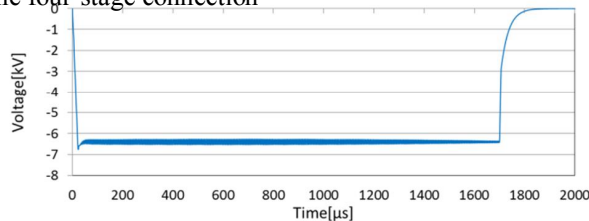
4. 回路シミュレーションによる検討



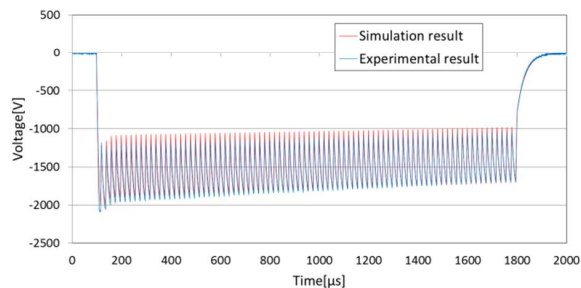
(a) Simulation circuit of the four-stage connection



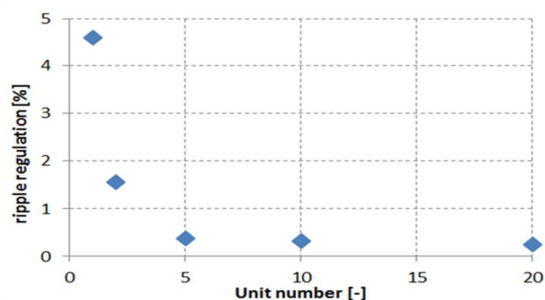
(b) Simulation circuit of the single board



(d) Simulation results of the four-stage connection



(c) Simulation results of in the case of 80% Duty ratio



(e) Simulation results of the ripple of each number of units

Figure 10: Simulation circuit and results.

回路シミュレーションソフト Micro Cap を用いて図 6 の回路を組み立て、シミュレーションを行った。まず、(b) がセル単独の場合のシミュレーション回路で、(c) は duty 比を 80%一定にした場合について図 7, (b) とシミュレーション結果を比較したものである。(c) ではシミュレーション結果は実験結果と電圧、リップルなどよく一致しており、再現が出来ていると言える。これをふまえて(a) はシミュレーション回路を 4 段階の場合に拡張したものである。現段階では FPGA で行ったような ON 時間を徐々に増やしていく制御をシミュレーション上で実現できていないので、ドループはオペアンプによるフィードバック制御で補償してい

る。(d) は 4 段階接続の場合のシミュレーション結果であり、リップル率はワーストで 4.6% という結果が得られた。制御方法が異なるので図 9, (a) のリップルとは多少ずれているが、およそのリップルのオーダーは一致している。本研究では 4 段階のマルクス電源を 1 ユニットとしており、2, 5, 10, 20 ユニットまで実現し重畳した場合の予想されるリップルの推移が(e) である。この結果から最終的に 20 ユニットの電源を作製した場合、リップルは 0.24% となり、電源の満たすべき仕様である 1% を十分に達成可能であると予想される。

5. まとめ

本論文では、チョップパ型マルクス電源の提案と試作基板を用いた PWM 制御と位相制御を組み合わせた場合の試験結果、回路シミュレーションによる検討について記述している。マルクス電源に PWM 制御と位相制御を組み合わせて使用することで C_0 の容量を大きくすることなくドループを補償し、小型な電源が実現可能であることを示した。また、マルクス電源の段数を増やしていくことによって PWM 制御で発生するリップルがセル単独の場合では 51.7% であるが、1 ユニット(セル 4 段)の電源では 6.1% まで低減できることを示した。シミュレーションでは、最終的な目標である 20 ユニット(セル 80 段)の電源では 1% のリップルを十分に下回ることを示した。今後は段数を 2 ユニット、3 ユニットと増やした場合の動作確認と A/D 変換器を使用したリアルタイムのデジタルフィードバック制御を行う制御基板を作製し、安価な設備でも精度の高い動作を実現する必要がある。

参考文献

- [1] C. Burkhart, A. Benwell, T. Beukers, M. Kemp, R. Larsen, M. Nguyen, J. Olsen, T. Tang : “ILC MARX MODULATOR DEVELOPMENT PROGRAM STATUS” , Pulsed Power Conference, pp. 807 – 810 (2009).
- [2] T. Tang, C. Burkhart, M. Nguyen : “A VERNIER REGULATOR FOR ILC MARX DROOP COMPENSATION” , Pulsed Power Conference, pp. 1402 – 1405 (2009).
- [3] Dr. Floyd Arntz, Dr. Marcel Gaudreau, Kevin Ostlund, Michael Kempkes, Dr. Jeffery Casey : “New Concepts for Pulsed Power Modulators: Implementing a High Voltage Solid-State Marx Modulator” , Vacuum Electronics Conference, pp. 427 – 428 (2012).