

RCSキッカー用半導体スイッチ電源

SEMICONDUCTOR SWITCH POWER SUPPLY FOR RCS KICKER

高柳 智弘[#], 小野 礼人, 堀野 光喜, 植野 智晶, 富樫 智人, 山本 風海, 金正 倫計
Tomohiro Takayanagi[#], Ayato Ono, Koki Horino, Tomoaki Ueno, Tomohito Togashi, Kazami Yamamoto,
Michikazu Kinsho
J-PARC/JAEA

Abstract

We have been developing a semiconductor switch power supply to replace the RCS kicker power supply in J-PARC. A SiC MOSFET is used as a power semiconductor element, and a radially symmetric LTD circuit with low noise and low inductance is used for the circuit board. The power supply consists of a combination of two types of circuit boards: a main circuit board, which includes the circuits of the thyatron, PFN and end clipper provided in conventional kicker power supplies, on a single module board, and a low-voltage output correction board, which compensates for flat-top droop. A single main circuit board can provide 800 V/2 kA output, and 52 main circuit boards and 20 correction boards have been used to successfully achieve the high voltage of 40 kV and flat-top flatness of less than $\pm 0.2\%$. Furthermore, a preliminary test of the dual-parallel circuit was conducted for a twin kicker power supply configuration, which is required for the RCS kicker power supply. The evaluation results and prospects are presented.

1. はじめに

J-PARC (Japan Proton Accelerator Research Complex) [1] 3-GeV シンクロトロン加速器 (Rapid-Cycling Synchrotron) [2]のキッカー電源[3, 4]を代替する半導体スイッチ電源の開発を進めている。パワー半導体の素子には、現在の主流であるSi製のIGBTより高周波特性に優れ且つ低損失なSiC製のMOSFETを採用した。回路基板は、低ノイズと低インダクタンスを実現する放射対称型LTD回路[5, 6]で構成し、小型且つ汎用性に優れたモジュール型としている[7, 8]。また、異なる用途の2種類の基板を設計した。既存のキッカー電源が有するサイクロトロン、PFN、エンドクリッパ(反射吸収回路)の主要回路に加え、キッカー電磁石からの誘導電流[9]の抑制用として反射波吸収回路を応用する主回路基板と、矩形波の出力時にフラットトップに生じるdroopを補正する低電圧出力の補正基板で構成する。主回路基板は1枚で0.8kV/2kAの出力を可能とし、52枚の基板を直列に接続した階層構造のLTD電源ユニットによって40kV/2kAを出力する。

模擬負荷による出力試験において、定格40kV/2kA、フラットトップ平坦度 $\pm 0.2\%$ 以下を確認した。更に、RCSキッカー電源の双子型構造[3, 4]を模擬したLTD電源ユニットの2並列回路による出力予備試験を実施した。個体差で生じた出力差を充電電圧の調整で補正できることも確認できた。評価結果と今後の展望について報告する。

2. 半導体スイッチ電源

主回路基板は、RCSキッカー電源が有するサイクロトロンスイッチ、PFN、エンドクリッパの機能を満たすと共に、誘導電流を吸収する回路を実装する。1MW大強度ビームがRCS周回時にキッカー電磁石に誘導磁場が励起され、これがインピーダンスとなってビーム不安定性の発

生要因となっている[9]。エンドクリッパとして使用する反射波吸収回路は、キッカーに励起された誘導電流を吸収することも可能であり、ビーム不安定性の抑制に使用する。パワー半導体の素子には、ROHM製のSiC-MOSFET (SCT3030KL)を採用した。ブロック回路図をFig. 1に示す。

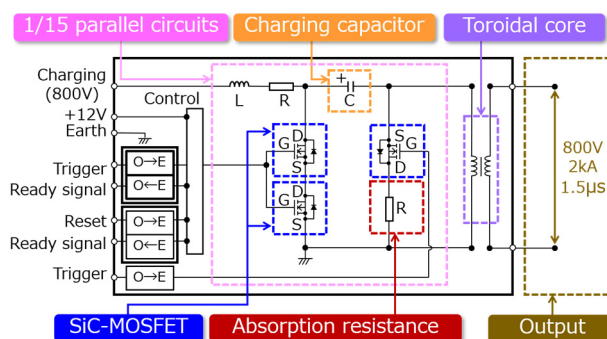


Figure 1: Block Diagram of LTD Circuit.

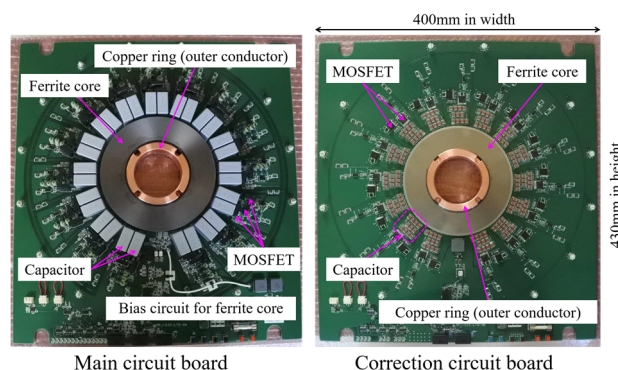


Figure 2: Pictures of the Main Circuit Board and Correction Circuit Board.

[#] tomohiro.takayanagi@j-parc.jp

補正回路基板は、主回路基板の約 10 分の 1 の電圧を出力し、直列に接続した複数枚の出力タイミングを時間軸でずらす調整によって矩形波パルスの droop を補正する。パワー半導体の素子には、Infineon の MOSFET (IPB107N20N3G) を採用した。主回路基板と補正回路基板の外観写真を Fig. 2 に、採用した半導体素子の各種パラメータを Table. 1 に示す。

Table 1: Parameters of Semiconductor Devise on the Circuit Boards

	Main	Correction
Manufacturer	ROHM	Infineon
Type	SiC-MOSFET (SCT3030KL)	MOSFET (IPB107N20N3G)
Elemental parameter	1200V/72A/180Ap	200V/88A/352Ap

3. 40kV 出力試験

既存のキッカー電源は、1 台の電源で 80kV/4kA を出力し、この電源 2 台を並列に接続して 1 台の電源として運用する双子型構造となっている[3, 4]。本電源の代替を目的として開発している LTD 電源ユニットは、同軸ケーブルによる PFN 回路を実装しない為、出力定格は既存の半分である 40kV で RCS キッカーシステムを満足することができる。

52 枚の主回路基板と 20 枚の補正基板を直列に接続した階層構造の電源ユニットを構成した。高さは約 2500mm となる。出力端に 40Ω の抵抗器を 2 並列で接続し、電源 2 台並列システムの実機に相当する出力パラメータを確保する為 20Ω を構築した。そして、負荷側の出力端と筐体のアース間に高電圧プローブを接続して出力電圧を測定した。また、電源ユニットの最下端部に設けたピアソン CT で出力電流を評価した。

工場試験時の様子を Fig. 3 に、出力波形の測定結果を Fig. 4 に示す。本試験では電圧波形を基準にフラットトップを補正した。フラットトップ時間 1.3μs (設定 1.5μs) に

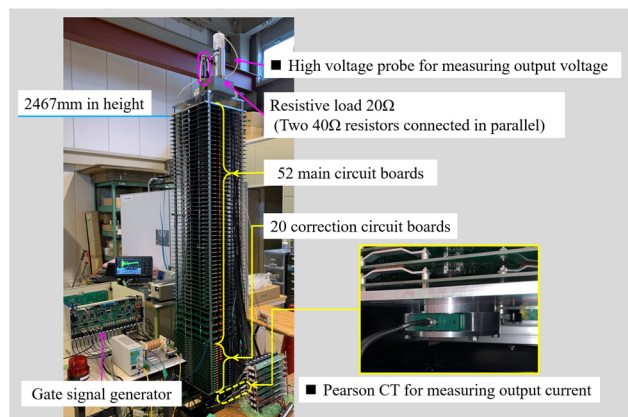


Figure 3: Picture of Factory Test of LTD Circuit for 40kV.

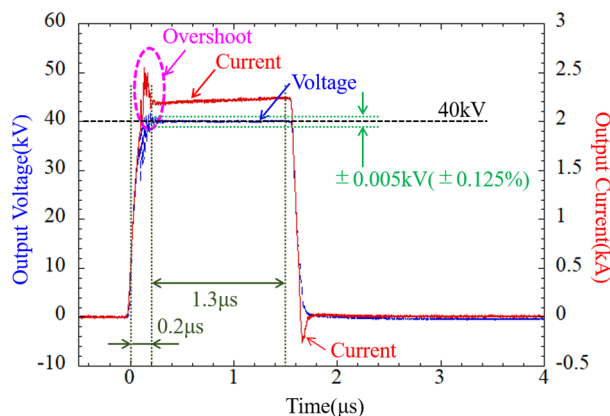


Figure 4: Measurement Results of 40 kV Output Test.

おいて、平坦度±0.125%以下、立ち上がり時間 0.2μs を達成した。本結果は、RCS キッカー電源システムに必要な仕様を満足することを示している。電流波形に見られたオーバーシュートについては、切り替えタイミングの調整や放電の有無などを詳細に調査し、改善を行う予定である。

4. 2 台並列システム評価試験

設計中の LTD 電源ユニットの最高出力は 2kA である。RCS キッカーシステムに必要な 4kA の出力と、双子型構造を満足するためには、本ユニットを 4 台必要とする (2 並列×2 組)。そこで、20kV 出力構成の LTD 電源ユニットを 2 台編成し、実機での運用を想定した並列運転による出力タイミングと波形形成の調整効果を評価した。試験時の様子を Fig. 5 に示す。

LTD 電源ユニットの設計は、製作年度により仕様若若干異なっている。2016 年から 2018 年の間に製作された LTD 回路基板は、誘導電圧の重畳回路に必要なフェライトコアのバイアスコイルを外部に設け、全ユニットを一括でリセットする手法を採用している (Fig. 5 中のバイアスコイル参照)。しかし、バイアスコイルと同軸ケーブルの取り付け部で形状が原因と思われる放電が確認されたため [7]、2019 年の LTD 回路基板は、個々の基板でリセットを行う事が出来るように各基板にバイアス回路を実装するように変更した (Fig. 2 の主回路基板を参照)。Fig. 5 の右側がバイアスコイル付きの旧型、左側がバイアス回路実装タイプの新型の基板である。また、本試験で使用する 20kV の LTD 電源ユニットは、新型と旧型の補正基板の数がそれぞれ 6 枚と 14 枚と異なっている。この数差は補正能力に影響するため、出力パルスの時間は 1.0μs (1.2μs 設定) で評価した。更に、本試験では実機に近い環境で評価をする為、同軸ケーブルによる模擬負荷回路を構築した。測定結果を Fig. 6 に、設定値と結果を Table. 2 に示す。立ち上がり時は 2 台間の電流偏差が大きくなるが、ビームに必要なフラットトップ部は調整により偏差が±0.5%以下となり、仕様を満足することを確認した。

Table 2: Setting Parameters and Experimental Results

	Main	Correction
Main/Correction	397.8V/72.0V	397.8V/32.0V
Result(10kVset)	1.8049kA (Avg.)	1.8052kA (Avg.)

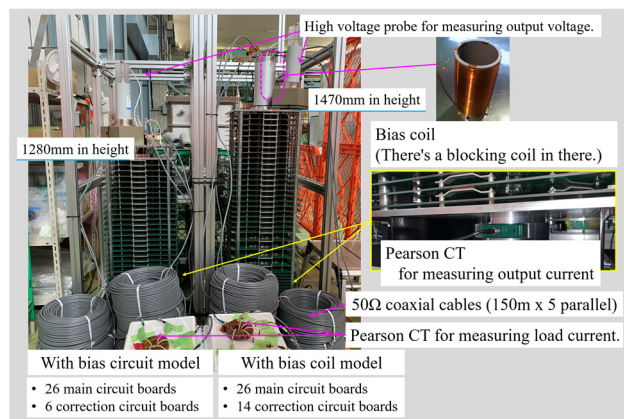


Figure 5: Picture of the Evaluation Test of Two Systems.

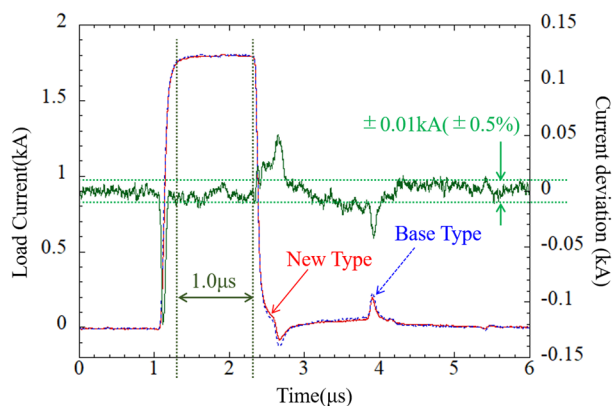


Figure 6: Measurement Results of Two Systems.

5. 出力安定度

新基板を用いて、同じ負荷、同じ設定による出力安定度(再現性)を評価した。試験は 4 章の試験条件のまま行った。10 ショットの波形を全て重ね、ショット毎のふらつき具合を評価した結果を Fig. 7 に示す。1.8kA 出力時において、ショット毎のふらつきは±0.004kA 以下(±0.2% 以下)となり、非常に安定したパルス出力を実現していることを確認した。

6. リンギング抑制試験

RCS では、ビームの蹴り出しにキッカー電源を使用するため、出力波形のフラットトップ以降の波形形状は不問である。そのため、Fig. 6 と 7 に見られたパルス出力後に反射波を完全に吸収できずリンギングとして残ってし

まった部分はビームには影響しない。しかし、本電源ユニットを例えば入射用のキッカー電源として利用する場合には、このリンギング部の抑制が必要になる。

そこで、リンギング抑制回路の検討を行った。負荷側の同軸ケーブルの内導体と LTD 電源ユニットの中心導体部を接続し且つ電源ユニットの上板と接地の間にリンギング抑制回路(抵抗器とコンデンサを組み合わせた回路)を 5 並列追加した。試験時の回路構成図を Fig. 8 に、リンギング抑制回路の各種パラメータを(1)と(2)に示す。負荷は 50Ω の同軸ケーブルを 5 並列にして 10Ω にして接続した。

$$47\Omega + 100\text{pF} \quad (1)$$

$$47\Omega + 100\text{pF} \times 2 \text{ 並列} \quad (2)$$

測定結果を Fig. 9 と 10 に示す。抑制回路が無い場合と比較し、(1)のパラメータでは 30%、(2)では 60%程度が低減した。今後も引き続き 100%の低減を目指し、シミュレーションと実験で評価を行う予定である。

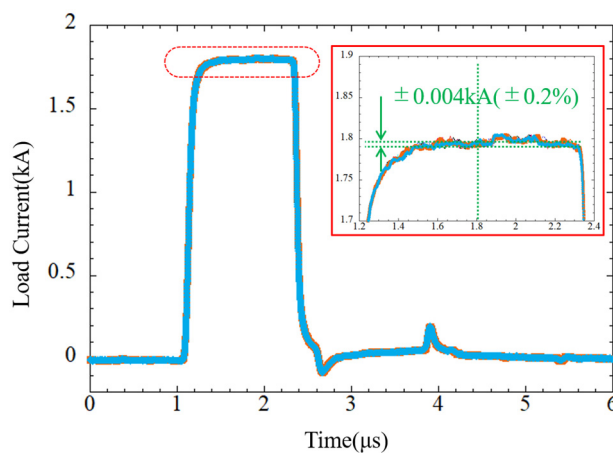


Figure 7: Results of Output Stability Measurement.

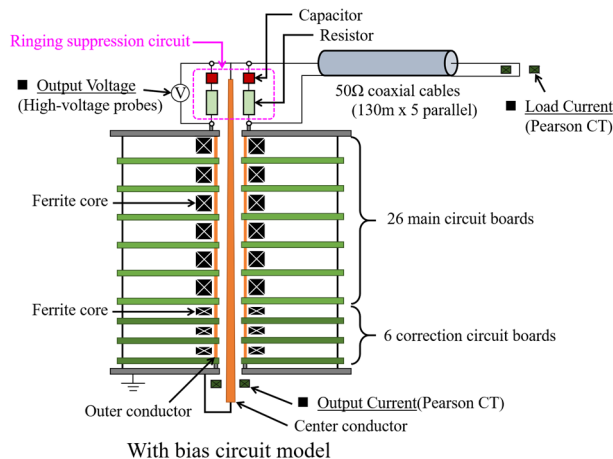


Figure 8: Model for Ringing Suppression Test.

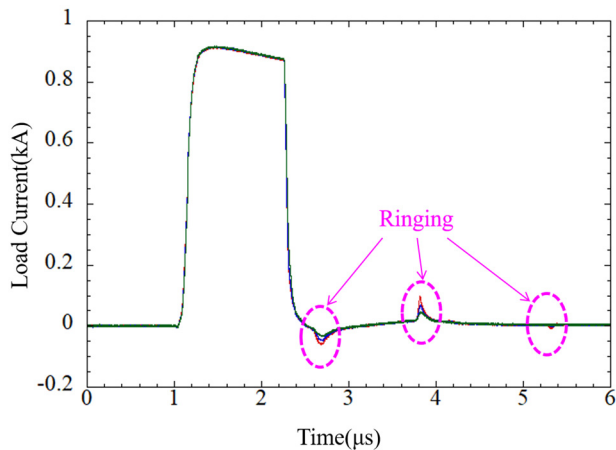


Figure 9: Measurement Results of Ringing Waveform Suppression.

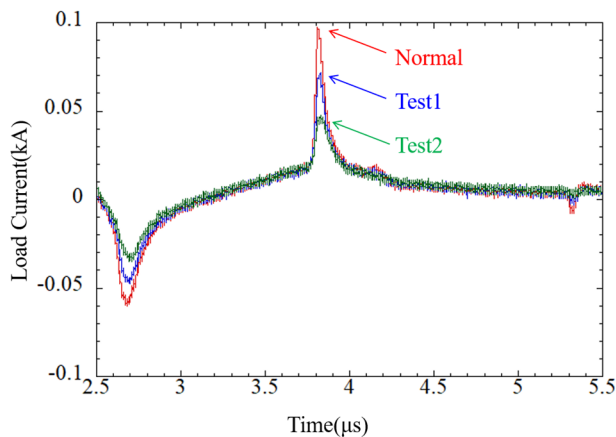


Figure 10: Measurement Result of Ringing Waveform Suppression (Enlarged View of Suppression Confirmation).

7. まとめ

RCS キッカー電源を代替する半導体スイッチ電源の開発を進めている。SiC-MOSFET と LTD 回路を組み合わせた電源ユニットを設計し、必要な 40kV/2kA の出力と波形精度が仕様を満足することを確認した。更に、2 台の電源ユニットで並列運転を行った場合に、各出力波形の形成調整後の 2 台間の電流偏差とショット毎の安定度は、それぞれ $\pm 0.5\%$ 以下と $\pm 0.2\%$ 以下となった。高精度な出力性能を実現したことを確認した。今後は、40kV 定格運転時の放電の有無、影響、抑制と、連続通電時における発熱と安定度の評価を行う予定である。また、リングング抑制回路を最適化し、RCS キッカー電源以外への適用も検討する。

謝辞

パワー半導体を用いた LTD 電源ユニットの開発と試験に協力頂いた株式会社パルスパワー技術研究所の皆様に深く感謝する。

参考文献

- [1] <https://j-parc.jp/c/index.html>
- [2] K. Yamamoto, “J-PARC 3GeV シンクロトロン 1MW 運転状況”, in these proceedings, WEPP03.
- [3] J. Kamiya *et al.*, “THE EXTRACTION KICKER SYSTEM OF THE RCS IN J-PARC”, Proceedings of 2005 PAC, Knoxville, Tennessee, pp1009-1011.
- [4] T. Togashi *et al.*, “J-PARC 3GeV RCS キッカー電磁石電源の現状”, Proceedings of PASJ2016, MOP117.
- [5] W. Jiang *et al.*, “Pulsed Power Generation by Solid-State LTD”, IEEE Transactions on Plasma Science, Vol.42, No.11, Nov. 2014, pp.3603-3608.
- [6] W. Jiang *et al.*, “パワー半導体を利用した高繰り返しパルスパワー電源の進展”, J. Plasma Fusion Res. Vol.94, No.4(2018), pp191-211.
- [7] T. Takayanagi *et al.*, “パワー半導体を用いたキッカー用パルス電源とイグナイトロン代替スイッチの開発”, Proceedings of PASJ2019, THOH02.
- [8] T. Takayanagi *et al.*, “Development of low inductance circuit for radially symmetric circuit”, Journal of Physics: Conf. Series, Vol.1350, 012183, 2019, IOP Publishing.
- [9] Y. Shobuda *et al.*, “Reduction of the Kicker Impedance Maintaining the Performance of Present Kicker Magnet at RCS in J-PARC”, Journal of Physics: Conf. Series, Vol.1067, 062007, 2018, IOP Publishing.