

大電力クローバー回路用半導体スイッチ

DEVELOPMENT OF SEMICONDUCTOR SWITCHES FOR HIGH-POWER CROWBAR CIRCUITS

小野礼人^{#,A)}, 高柳智弘^{A)}, 不破康裕^{A)}, 篠崎信一^{A)}, 植野智晶^{B)}, 堀野光喜^{B)},
杉田萌^{A)}, 山本風海^{A)}, 金正倫計^{A)}, 生駒直弥^{C)}, 亀崎広明^{C)}, 森均^{C)}, 徳地明^{C)}
Ayato Ono^{#,A)}, Tomohiro Takayanagi^{A)}, Yasuhiro Fuwa^{A)}, Shinichi Shinozaki^{A)},
Tomoaki Ueno^{B)}, Koki Horino^{B)}, Moe Sugita^{A)}, Kazami Yamamoto^{A)}, Michikazu Kinsho^{A)},
Naoya Ikoma^{C)}, Hiroaki Kamezaki^{C)}, Hitoshi Mori^{C)}, Akira Tokuchi^{C)}

^{A)}J-PARC/JAEA, ^{B)}NAT Corporation

^{C)}Pulsed Power Japan Laboratory Ltd.

Abstract

Many ignitrons are used in the clover device of the klystron power supply for RF acceleration in the J-PARC LINAC. However, these ignitrons contain mercury, of which use is restricted worldwide, and their production is expected to be discontinued in the future. Therefore, we designed a semiconductor clover switch for short-circuit protection of klystron using MOS gate thyristors. We have manufactured an oval-type board module that realizes an operating output of 3 kV, 40 kA, and 50 μ s per board. For the control power supply to each board module assuming a high voltage of 120 kV, we adopted a self-power supply method that creates a control power supply with a high-voltage DCDC converter from the voltage shared and charged by each board module. It was possible to confirm the operating performance on a 1/2 scale (60 kV, 40 kA) against the voltage of the existing equipment (120 kV, 40 kA) by connecting twenty oval board modules in series. The output test result will be reported.

1. はじめに

J-PARC[1]では、LINAC の加速用高周波を増幅する真空管型高周波増幅器(クライストロン)電源[2]の短絡保護装置(クローバー装置)[3]に水銀整流器(イグナイトロン)を用いている。イグナイトロンは、世界的に使用が制限されている水銀を使用しており、将来的に製造中止が見込まれる。そこで、大電力半導体素子(MOS ゲートサイリスタ)を用いたイグナイトロン代替用の半導体クローバー装置を開発している[4-9]。本研究では、基板 1 枚当たり、3 kV、40 kA、50 μ s の動作出力を実現するオーバル型基板モジュールを開発した。本基板モジュール 40 枚を直列に積み重ねることで代替スイッチとして必要な定格 120 kV、40 kA を出力する。

基板モジュールへ制御電力を供給する方法として、高電位となった基板ごとに高圧トランスを使用した場合、トランスの設置場所や部分放電(コロナ放電)対策を考慮する必要があり現実的ではない。そこで本基板モジュールには、高圧トランスを使用せず、各基板モジュールに分担充電される電圧(3 kV)から高圧 DCDC コンバータで制御電圧を作り出す自己給電方式を採用した。本試験では、この基板モジュール 20 枚を 20 直列で積み重ね、定格 120 kV、40 kA で電圧が 1/2 スケールの 60 kV、40 kA にて動作性能を確認することができた。出力試験結果について報告する。

2. 半導体クローバースイッチ

2.1 基板モジュール概要

パワー半導体素子には、IXYS 製 MOS ゲートサイリスタ MMIX1H60N150V1 (1.5 kV/11.8 kA at 10 μ s)を使用した。半導体素子単体の定格電圧は 1.5 kV であり、印加電圧 3 kV に対し、単回路の素子構成を 3 直列(4.5 kV:電圧裕度 67%)とした。40 kA の電流を確保するため、この単回路を 16 並列とした。これにより、半導体素子単体に流れる電流は 40 kA/16 並列=2.5 kA となり、クローバー装置用に試算した耐パルス電流 5.3 kA (50 μ s)[5]に対し 47%の電流裕度がある。

○基板モジュール 1 枚当たり仕様 3 kV/40 kA/50 μ s

素子構成:3 直列 16 並列(48 素子)

○定格(全体構成時)120 kV/40 kA

素子構成:120 直列 16 並列(1920 素子)

基板モジュールの制御電力は、自己給電方式によって得る。高圧 DCDC コンバータにて 3 kV から 7.5 V を、低圧 DCDC コンバータで 7.5 V から 5 V (制御駆動用)、-5 V/20 V (ゲート駆動用)を作る。モジュール基板 1 枚の回路ブロック図を Fig. 1 に、モジュール基板制御電源供給系ブロック図を Fig. 2 に示す。

2.2 試験概要

基板モジュール 10 枚(2021 年度製作)を直列接続にて積み重ね、出力確認試験を行った。直列 10 段積みでの外観を Fig. 3 に示す。また、直列 10 段積みの基板モジュールを 2 段直列とし、基板モジュール 20 枚での直列接続にて、出力確認試験を行った。

[#]onoayato@post.j-parc.jp

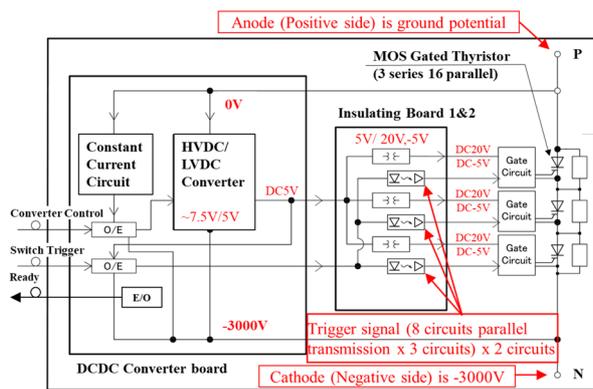


Figure 1: Circuit block diagram of main SW board.

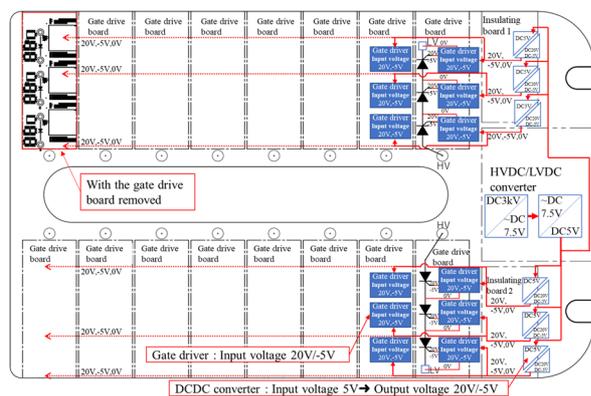


Figure 2: Power supply system block diagram.

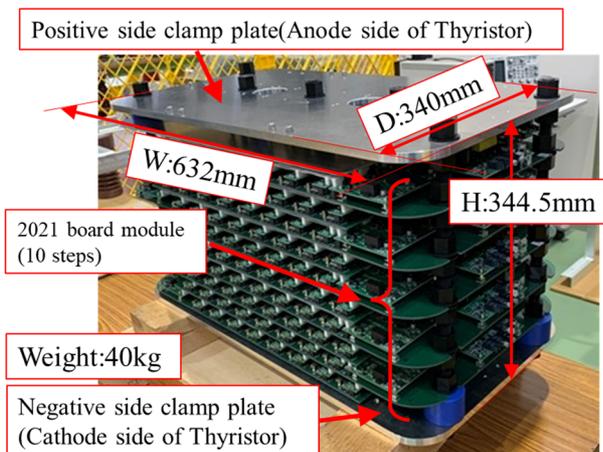


Figure 3: Appearance of serially stacked boards.

2.3 基板モジュール単体試験

2.3.1 概要

2021年度製作の10枚の基板モジュール (Board 1~10) について、単体試験を行い性能と単体誤差の確認を行った。試験回路と試験時の測定箇所を Fig. 4 に示す。充放電用コンデンサに充電し、基板モジュールのスイッチ動作で放電時の出力電流を測定した。結果については、2.3.2 項と2.3.3 項で説明する。

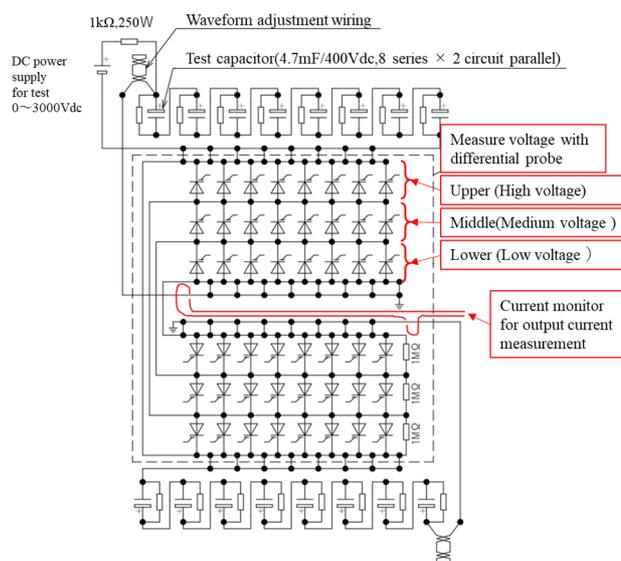


Figure 4: Test circuit diagram.

2.3.2 直流分担電圧確認結果

MOS サイリスタの3直列のアノード側(アース点)を基準とし、基板モジュール全体の充電電圧を高圧プローブで測定した。また、3直列に接続したサイリスタ素子の各段(上段:高圧部、中段:中圧部、下段:低圧部)の両端電圧を差動プローブで測定し、直流分担電圧の割合を確認した。測定箇所は Fig. 4 を参照する。充電電圧-3kV に対する各素子の分担電圧測定結果を Table 1 および Fig. 5 に示す。

Table 1: DC Shared Voltage Measurement Result

Board module No.	Upper (High voltage)		Middle (Medium voltage)		Lower (Low voltage)	
	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)
Board 1	-997.4	33.4	-977.5	32.8	-1007.0	33.8
Board 2	-1001.6	33.5	-966.3	32.3	-1023.5	34.2
Board 3	-998.3	33.4	-977.2	32.7	-1009.1	33.8
Board 4	-997.7	33.5	-981.8	32.9	-1001.3	33.6
Board 5	-998.9	33.4	-983.4	32.8	-1012.6	33.8
Board 6	-998.7	33.4	-980.2	32.8	-1007.9	33.7
Board 7	-999.5	33.5	-978.9	32.8	-1006.5	33.7
Board 8	-998.3	33.5	-981.1	32.9	-1004.3	33.7
Board 9	-998.6	33.5	-979.7	32.9	-1000.6	33.6
Board 10	-997.7	33.3	-985.3	32.9	-1011.0	33.8

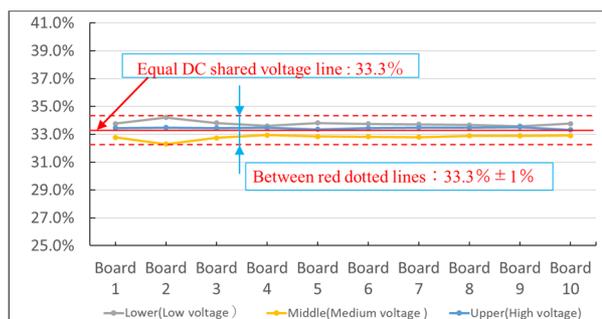


Figure 5: DC shared voltage measurement result.

-3 kV 充電時の 3 直列の各段の MOS ゲートサイリスタ アノード～カソード間の直流分担電圧比は、3 kV の均等分圧値: 1000 V (33.3 %) に対し-1.0 %～+0.9 % (32.3 %～34.2 %) の範囲に入った。また、MOS ゲートサイリスタ素子単体に印加された最大電圧は 1024 V となり、均等分圧値 (1000 V) を大きく超えるものはなかった。2019 年度および 2020 年度製作基板の結果は-2.1 %～+1.8 % (31.2 %～35.1 %) となり、製作年度違いによる大きな差は無いことを確認した[8, 9]。

2.3.3 並列電流分担確認と充放電動作確認結果

充電電圧 3 kV に対する 40 kA 出力時の出力動作確認を行い、全体電流、及び、Fig. 6 に示す基板モジュール上の 16 並列回路の各接触ポスト(#1～#8 と#9～#16) に流れる分担電流を測定した。試験回路は Fig. 4 に従う。全体電流 40 kA に対する各接触ポストの分担電流割合の結果を Table 2 に示し、電流分布グラフを Fig. 7 と Fig. 8 にそれぞれ示す。

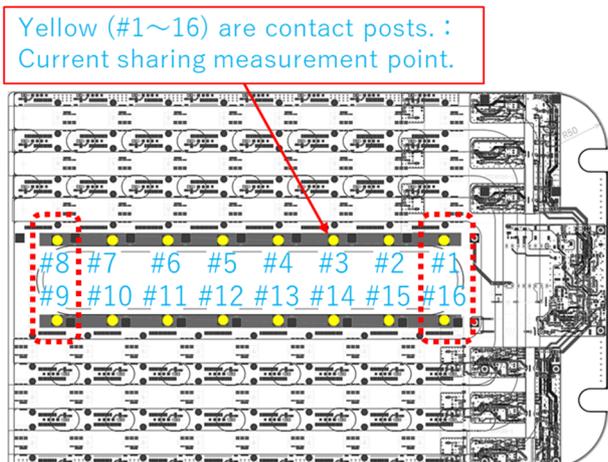


Figure 6: Current sharing measurement point.

Table 2: Current Sharing Measurement Result

Contact post #	#8	#7	#6	#5	#4	#3	#2	#1
Board 1	8.2%	7.7%	5.7%	5.7%	4.4%	5.6%	4.7%	4.2%
Board 2	9.3%	6.5%	6.1%	6.1%	6.5%	6.5%	5.6%	5.3%
Board 3	8.5%	7.7%	6.5%	6.5%	4.3%	6.9%	5.1%	5.5%
Board 4	11.2%	5.4%	5.0%	5.0%	4.3%	7.0%	6.3%	6.5%
Board 5	8.0%	7.9%	6.0%	6.0%	7.2%	4.6%	6.1%	4.8%
Board 6	9.1%	8.1%	4.6%	4.6%	4.7%	5.0%	8.0%	4.3%
Board 7	8.8%	7.1%	6.2%	6.2%	3.9%	6.9%	5.6%	5.0%
Board 8	8.6%	7.6%	6.1%	6.1%	5.5%	4.6%	6.1%	5.8%
Board 9	9.2%	7.2%	5.1%	5.1%	4.7%	4.6%	6.5%	7.0%
Board 10	10.8%	5.5%	6.0%	6.0%	5.4%	5.3%	5.6%	4.9%
Contact post #	#9	#10	#11	#12	#13	#14	#15	#16
Board 1	7.3%	6.4%	5.9%	5.6%	6.3%	6.7%	6.4%	8.4%
Board 2	7.4%	7.1%	6.0%	6.1%	4.0%	4.8%	5.3%	7.9%
Board 3	9.3%	4.1%	6.9%	7.0%	4.2%	4.8%	5.8%	7.4%
Board 4	4.7%	8.2%	7.2%	4.3%	5.8%	6.4%	7.1%	5.5%
Board 5	7.9%	7.5%	5.7%	6.0%	3.7%	7.0%	5.0%	7.6%
Board 6	8.8%	4.3%	6.6%	6.4%	6.6%	3.8%	8.0%	7.1%
Board 7	8.2%	7.8%	5.1%	5.3%	5.4%	5.1%	6.1%	7.5%
Board 8	7.5%	7.5%	7.3%	4.3%	5.4%	5.0%	5.2%	7.5%
Board 9	8.1%	6.6%	7.4%	4.7%	4.3%	6.7%	6.2%	6.5%
Board 10	6.2%	8.9%	7.2%	4.7%	5.8%	4.7%	8.3%	4.8%

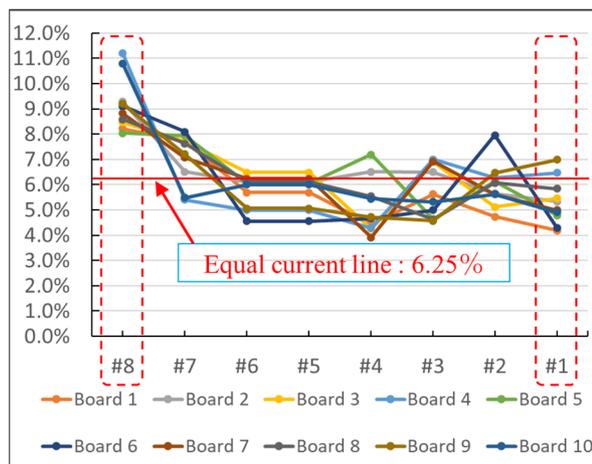


Figure 7: Current distribution of contact posts (#8～#1).

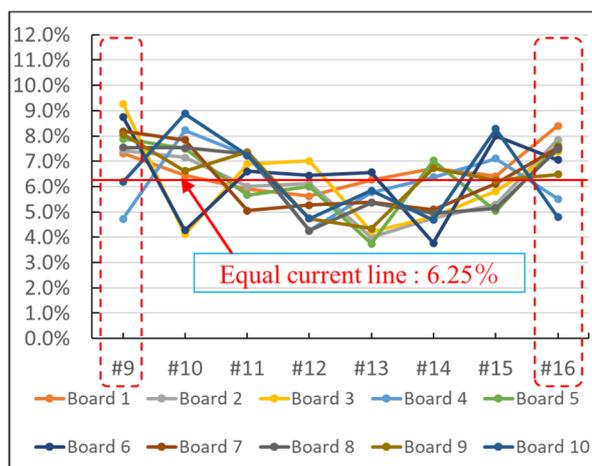


Figure 8: Current distribution of contact posts (#9～#16).

定格電流 40 kA 出力時に 16 並列回路が均等に分流した場合の 6.25 % (40 kA/16 並列回路=2.5 kA=6.25 %) に対し、測定結果は+4.95 %～-2.55 %の範囲となった。2021 年度製作基板における並列分担電流の最大値は 4.7 kA (11.2 % at Board 4 #8) となり、クローバー装置用に試算した耐パルス電流 5.3 kA (50 μs) [5] に対してすべて許容範囲となり良好な結果となった。電流出力回路の端部 (Table 2 および Fig. 7, 8 の赤点線部分: #1, #8, #9, #16) の分流値が均等値よりも大きくなる傾向があるが、本傾向については、2019 年度と 2020 年度の製作基板で同様であった[8, 9]。

2.4 直列 10 段積み試験

2.4.1 充放電試験

基板モジュール 10 枚 (Board 1～10) を直列 10 段積みとし、-30 kV、40 kA で充放電試験を行った。直列 10 段積み試験回路を Fig. 9 に、試験全景を Fig. 10 に示す。-30 kV を充電する模擬負荷のコンデンサバンク (117.5 μF) は、4.7 mF/400V のものを 8 直列×2 並列回路とし、それを 10 段積みにした。出力電流波形を Fig. 11 に示す。出力ピーク電流は 40.4 kA、出力電流の半値幅は 77.2 μs であった。本結果は、必要な 40 kA、50 μs の動作出力の性能を満足する。

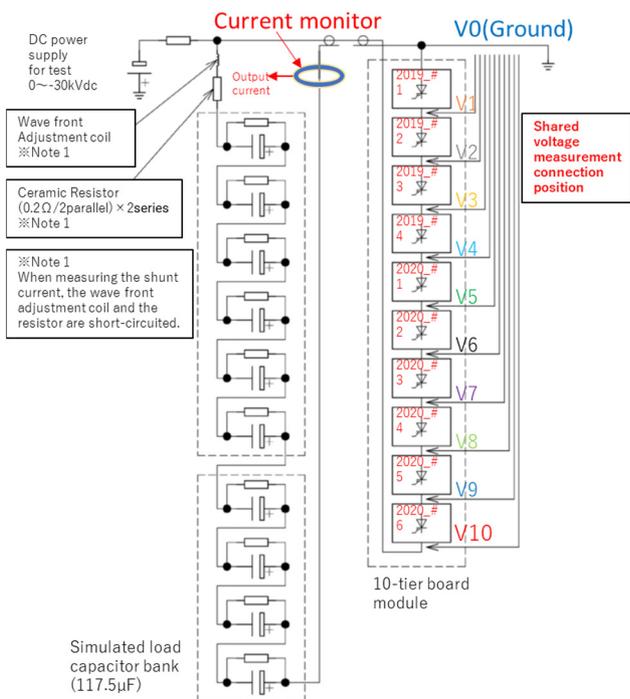


Figure 9: 10 stack test circuit.

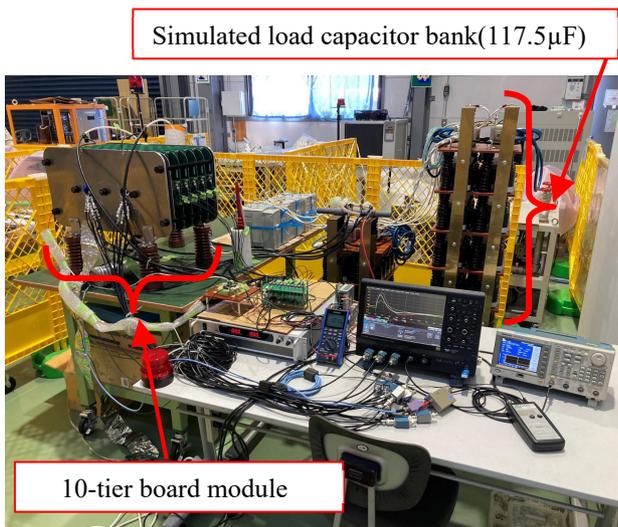


Figure 10: 10 stack test settings.

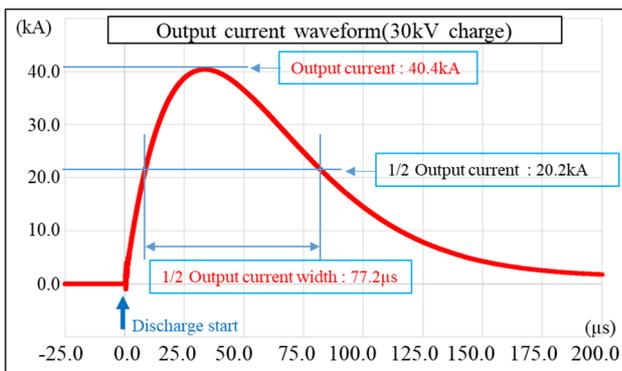


Figure 11: Output current waveform (30 kV charge).

2.4.2 電圧分担測定結果

-30 kV、40.4 kA 出力時の各基板モジュール間の電圧分担の測定結果を Fig. 12 に示す。電圧分担比は、均等分圧値 (10%) の-0.23% ~ +0.17% (9.77% ~ 10.17%) の範囲であった。各基板モジュール間の電圧分担に偏りは見られず良好な結果となった。

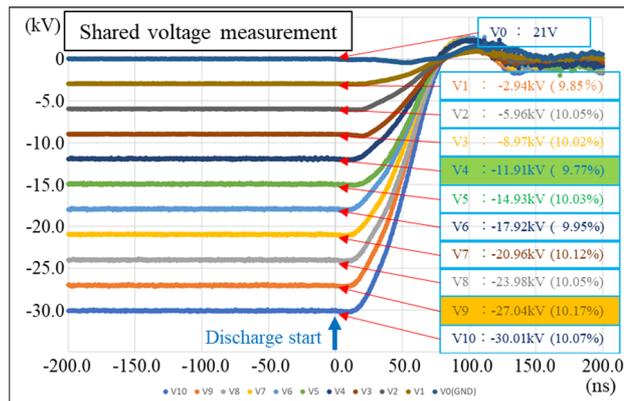


Figure 12: Measurement result of voltage sharing of each board (-30 kV charge).

2.5 直列 20 段積み試験

2.5.1 充放電試験

基板モジュール 20 枚を直列 20 段積みとし、-60 kV 充電での充放電試験を行った。直列 20 段積み試験回路を Fig. 13 に、試験全景を Fig. 14 に示す。-60 kV 充電器より充電抵抗を介しコンデンサ (6.45 μF) に充電する。放電時に放電電流 (クローバー電流) が反転しないように制動抵抗とコンデンサと回路インダクタンスを調整している。

2.5.2 電圧分担測定結果

-60 kV 充放電時の 20 段積み基板モジュールの 10 段毎の電圧分担波形を Fig. 15 に示す。電圧分担比は、均等分圧値 (50%) の-1.33% ~ +1.33% (48.67% ~ 51.33%) の範囲であった。各 10 段積み基板モジュール間の電圧分担に偏りは見られず良好な結果となった。

2.5.3 出力電流波形

-60 kV 充放電時の 20 段積み基板モジュールの出力電流波形を Fig. 16 に示す。本試験回路条件における出力ピーク電流は 16.3 kA となった。-60 kV 充電時、40 kA を出力する場合、コンデンサや制動抵抗を Fig. 13 の数倍の規模にする必要があり、本試験では出力電流を抑えた試験条件としている。40 kA の定格電流での動作確認は、10 段積み充放電試験で確認できている。

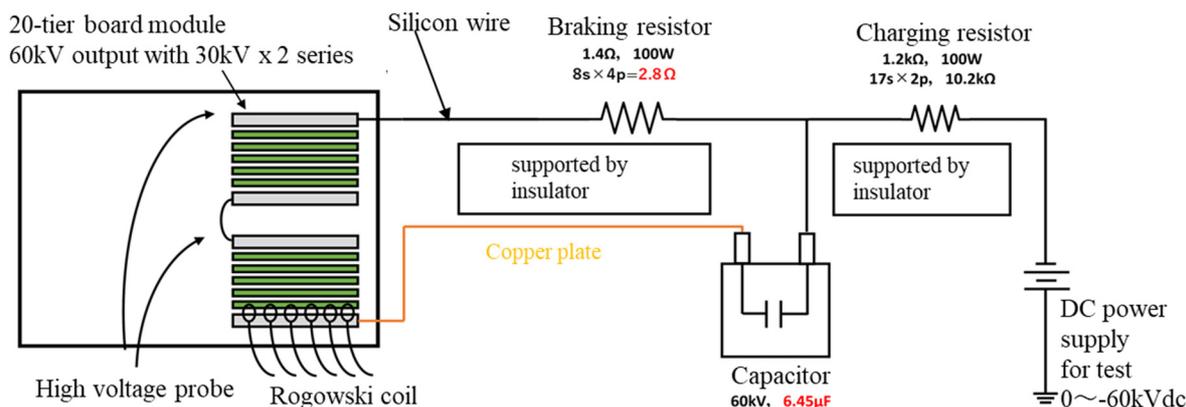


Figure 13: 20 stack test circuit.

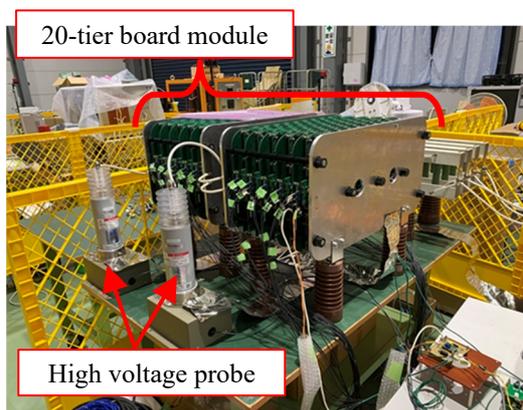


Figure 14: 20 stack test settings.

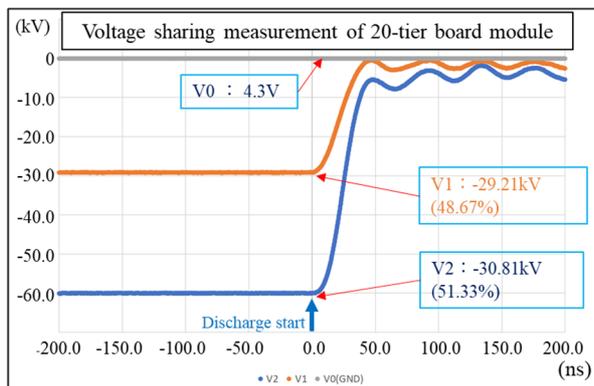


Figure 15: Voltage sharing measurement of 20-tier board module (60 kV charge).

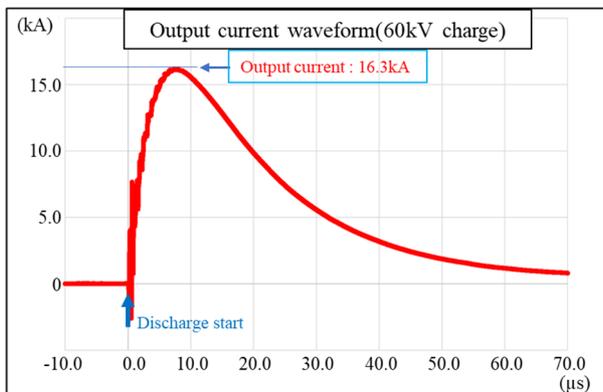


Figure 16: Output current waveform (60 kV charge).

3. まとめ

新規基板モジュールを直列 10 段積みにした構成で、30 kV/40 kA の評価を実施し、定格電流 40 kA の動作を確認した。また、3k V/40 kA 基板モジュールを直列 20 段積みにした構成で、60 kV/16 kA の評価を実施し J-PARC リニアッククライストロン電源のイグナイトロンスイッチの定格 (120 kV、40 kA) 電圧に対して 1/2 スケールの動作性能 (60 kV、40 kA、50 μs) と制御電源の供給を確認した。

今後は、本基板モジュールの直列段積み上げ数を 20 段から 30 段に増やし、定格 3/4 スケールの 90 kV 充放電を行い、より高電圧領域での出力動作の確認を行う。更に、実機での使用を想定した半導体クローバースイッチ (120 kV、40 kA) を収納する高耐圧ケースにて、基板モジュールを油浸にして最終形態での動作確認試験も行うと共に、クライストロン電源テストスタンドを用いた評価試験も行う予定である。

謝辞

開発に協力頂いた、リニアック RF グループの皆様へ深く感謝する。

参考文献

- [1] <http://j-parc.jp/c/index.html>
- [2] M. Kawamura *et al.*, “J-PARC リニアック用クライストロン電源システムの現状 2013”, Proceedings of PASJ2013, SAP061.
- [3] M. Kawamura *et al.*, “U H F クライストロン電源の大電力試験”, Proceedings of the 18th Linear Accelerator Meeting in Japan, Tsukuba, 21-23 July 1993, pp202-205.
- [4] T. Takayanagi *et al.*, “パワー半導体を用いたキッカー用パルス電源とイグナイトロン代替スイッチの開発”, Proceedings of PASJ2019, THOH02.
- [5] A. Ono *et al.*, “J-PARC 加速器用イグナイトロン代替半導体スイッチと新キッカー電源の開発”, Proceedings of PASJ2019, WEPH038.
- [6] H. Mori *et al.*, “イグナイトロン代替半導体スイッチの開発”, Proceedings of PASJ2019, WEPH007.
- [7] H. Kamezaki *et al.*, “イグナイトロン代替半導体スイッチ実用基板の評価”, Proceedings of PASJ2020, WEPH39.
- [8] A. Ono *et al.*, “J-PARC 加速器用イグナイトロン代替半導体スイッチの開発”, Proceedings of PASJ2020, THPP45.
- [9] A. Ono *et al.*, “J-PARC クライストロン短絡保護用半導体クローバースイッチの開発”, Proceedings of PASJ2021, THP015.