

低速陽電子ビームパルスストレッチャー用複合電源システムの開発

DEVELOPMENT OF A COMBINED POWER SUPPLY SYSTEM FOR A SLOW-POSITRON BEAM PULSE STRETCHER

磯田幸識^{#,A)}, 徳地明^{A)}, 望月出海^{B)}, 兵頭俊夫^{B)}, 和田健^{B)}

Sakinori Isoda^{#,A)}, Akira Tokuti^{A)}, Izumi Motizuki^{B)}, Toshio Hyodo^{B)}, Ken Wada^{B)}

^{A)} Pulsed Power Japan Laboratory Ltd.

^{B)} High Energy Accelerator Research Organization (KEK), Institute of Materials Structure Science

Abstract

A pulse stretcher that extends the pulse width of a 1.2 μs slow-positron beam to approximately 20 ms, the upper limit of its 50 Hz repetition rate, is now operational at the Slow Positron Facility of the Institute of Materials Structure Science, High Energy Accelerator Research Organization (KEK). The pulse stretcher, which comprises a Penning-Malmberg trap and a combined power supply system for applying voltages to the trap electrodes, is currently capable of delivering a quasi-DC beam with an energy of 5.2 keV. It is currently used for low-energy positron diffraction (LEPD) experiments with a detector that has limited multiple detection capabilities. The need for higher energy quasi-DC beams is becoming increasingly apparent for other experiments. To address this requirement, a new combined power supply system is currently under development. The system comprises three power supplies (1–3), as detailed below, which are superimposed on a high-voltage station capable of being applied a voltage of up to 20 kV relative to ground potential. (1) A pulse signal with a width of 1.2 μs (variable) and a pulse height of 5 V from an external arbitrary waveform generator is converted to a pulse of the same width but a height of 950 V relative to the high-voltage station (for the entrance gate electrode). (2) An analog signal from an external arbitrary waveform generator is amplified to a maximum output of 1 kV relative to the high-voltage station (for the trap electrode). (3) A constant bias voltage of 500 V relative to the high-voltage station is applied (for the exit gate electrode).

1. はじめに

高エネルギー加速器研究機構物質構造科学研究所(以下、KEK)の低速陽電子実験施設ではパルス幅 1.2 μs の低速陽電子ビームのパルス幅を、繰り返し 50 Hz の上限の約 20 ms まで伸張する低速陽電子ビームパルスストレッチャー(以下、パルスストレッチャー)が稼働中である。現在このパルスストレッチャーによってエネルギー 5.2 keV のビームが供給できるようになっており、多重検出を許さない検出器を用いた低速陽電子回折(LEPD レプト)実験に使用されている。

ここでパルスストレッチャーの動作を説明する。概念図を Fig. 1、パルス伸張に対するトラップの各電極の電位の時間変化の一例を Fig. 2 に記す。パルスストレッチャーは 3 つの電極で構成されており、それぞれ、入口ゲート(entrance)電極、トラップ(trap)電極、出口ゲート電極(exit)である。入口ゲート電極は陽電子が到達してきたときのみ、入口ゲート電極の電位を下げでトラップ電極への侵入を許し、それ以外の時間では電位を十分に上げて陽電子パルスが侵入できないようにする。トラップ電極は陽電子がトラップ電極内に閉じ込められた後、徐々にその電位を上げていき、出口ゲート電極の電位よりも高い運動エネルギーをもった陽電子を下流へと流す。出口ゲート電極は伸張した後のビームエネルギーを接地電位に対して決めるための電極である。

本報告では 3 つの電極を 20 kV の電位に重畳させた複合電源システム開発報告である。

2. 開発製品仕様

KEK では Fig. 3 のシステムを用いてパルスストレッチャーを稼働中である。赤枠の 3 つの電源を 1 つのユニット

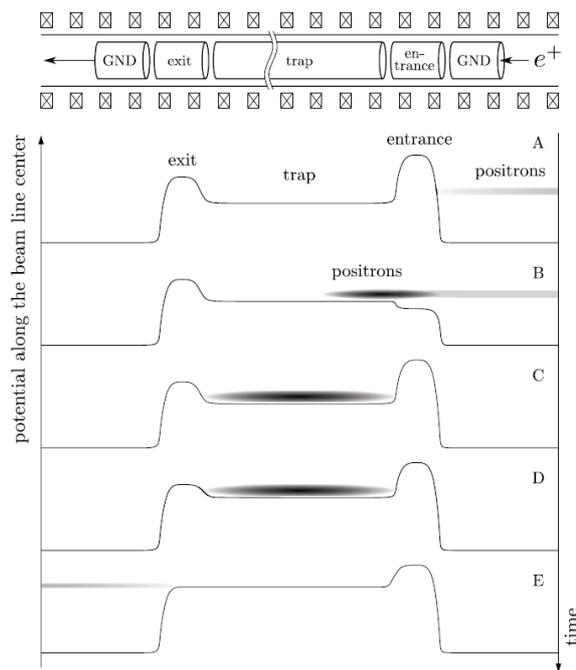


Figure 1: A conceptual image of the pulse stretcher developed at KEK[1].

[#] isoda@myppj.com

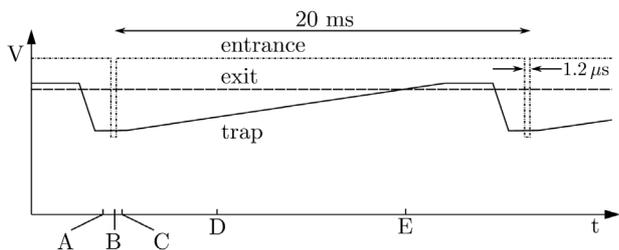


Figure 2: An example of the temporal change in the potential of each electrode of the trap for the pulse stretching. The spatial distribution of the potential along the beam line center at the moment indicated by the letters A, B, ..., E in this figure are shown in Fig. 1[1].

ト化したうえで 20 kV に重畳させる複合システムを製作する。

3 種類の電源を下記に記す。1 つ目は入口ゲート (entrance) 電極へ印加する 0 V ~ -950 V、パルス幅 1.2 μs のパルス電源。2 つ目はトラップ (trap) 電極へ最大 1 kV 印加するアンプ電源。3 つ目は出口ゲート (exit) 電極へ 500 V 印加するバイアス電源である。また、本電源の設置個所はパルスストレッチャーに近く、稼働中には本電源への接近ができない。そのため、立ち入り禁止区域の外から各電極の出力指示電圧を印加できるような、小型インターフェースを作製した。

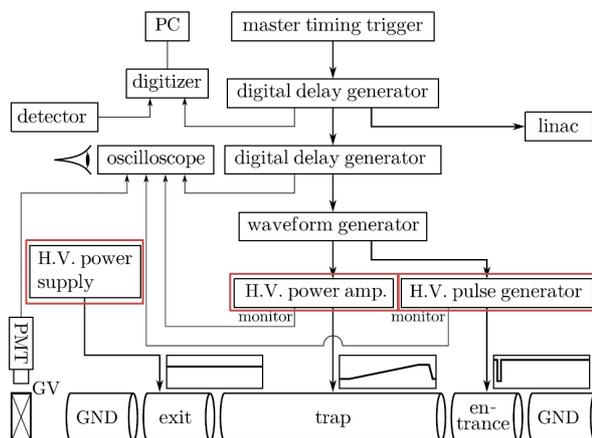


Figure 3: Diagram of the timing circuit for the present pulse stretcher[1].

3. 本体構造

3.1 全体回路

本電源のブロック図を Fig. 4 に記す。

3 つの電源は High Voltage Unit 内に収め、20 kV へユニットごと重畳させた。

3 つの電源の出力設定は絶縁対策を行った。使用した絶縁電源は各電極の基準電圧も絶縁が可能であったため、出口ゲート電極の基準電圧の絶縁に使用した。残り 2 つの基準電圧は絶縁電源の分解能が足りず、出力が不安定になってしまったため、別の方法で絶縁を行った。入口ゲート電極はパルス幅約 1.2 μs パルス信号を送るため、光ファイバーを用いた E/O-O/E 変換にて絶縁を行った。トラップ電極はアナログ信号を送る必要があるため、光ファイバーを用いた V/F-F/V 変換にて絶縁を行った。V/F-F/V は電圧を周波数変換した後、周波数を光に変換して伝達を行っている。

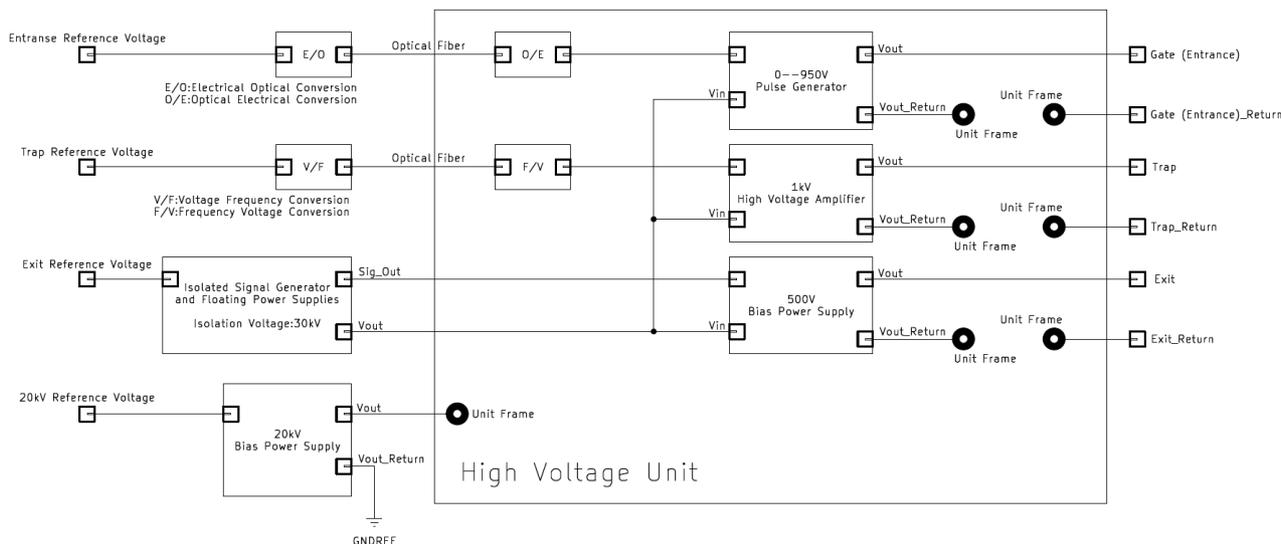


Figure 4: Block diagram.

3.2 構造

電源本体の外観を Fig. 5、小型インターフェースを Fig. 6 に記す。電源本体の内部には 20 kV に浮いている High Voltage Unit との絶縁距離を保つために、本体サイズを大きくした。小型インターフェースとの接続はノイズ対策を行うためシールドケーブルにて接続した。



Figure 4: Combined power supply.



Figure 5: Interface.

4. 結果

入力ゲート電極の出力波形とトラップ電極の出力波形を Fig. 7, 8 に記す。入力ゲート電極の出力波形はノイズが大きく出ているが、約 $1 \mu\text{s}$ のパルス幅で出力できているため仕様を満たしている。トラップ電極の出力波形は基準電圧 0-1 V 付近は V/F 変換の分解能が低く周波数の応答性が悪くなっている。出力ゲート電極の出力は 500 V の DC 出力であるため、本報告では割愛している。

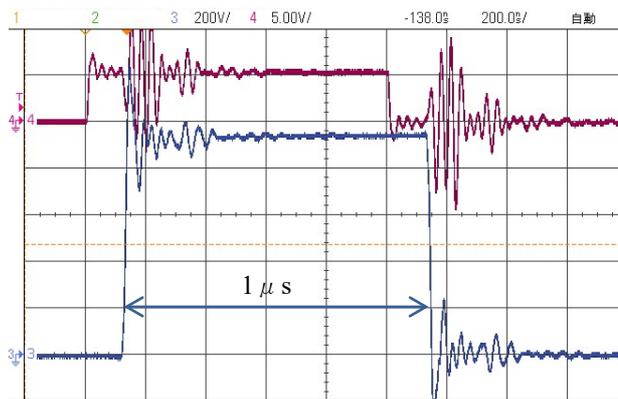


Figure 7: Input gate electrode output waveform. CH3 : Input gate electrode output. CH4 : Entrance reference voltage.

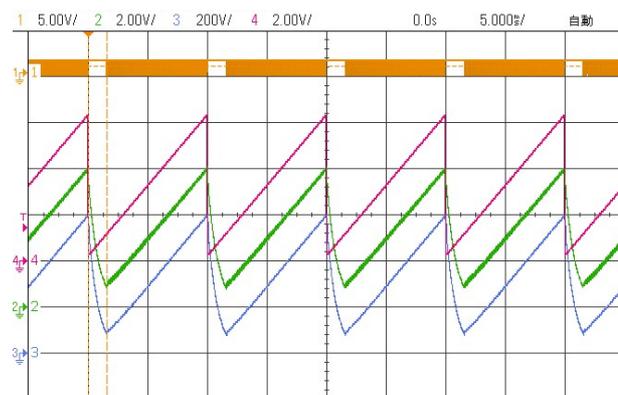


Figure 8: Trap electrode Output waveform. CH1: High-frequency signal after VF conversion. CH2: Analog signal after VF conversion. CH3: Trap electrode output. CH4: Trap reference voltage.

5. 結論

各電極の出力はできており、20 kV のバイアス電源を印加した状態でも出力は確認できた。トラップ電極の基準電圧 0-1 V の出力ができていなかったためもっと低い電圧を周波数に変換できる素子の使用、もしくは信号を 1 V 分オフセットできる回路を追加できれば対応できたと考えられる。

参考文献

- [1] K. Wada, M. Maekawa, I. Mochizuki, T. Shidara, A. Kawasuso, M. Kimura, T. Hyodo, "A pulse stretcher for a LINAC-based pulsed slow-positron beam providing a quasi-continuous beam with an energy of 5.2 keV", Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment, Volume 975, 2020, 164161. doi.org/10.1016/j.nima.2020.164161